

27. 5. 2004

日本国特許庁  
JAPAN PATENT OFFICE

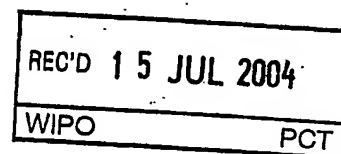
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年 6月10日

出願番号  
Application Number: 特願2003-165308  
[ST. 10/C]: [JP2003-165308]

出願人  
Applicant(s): 松下電器産業株式会社

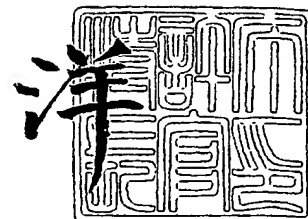


PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2004年 7月 2日

特許庁長官  
Commissioner,  
Japan Patent Office

小川



【書類名】 特許願

【整理番号】 5037940210

【提出日】 平成15年 6月10日

【あて先】 特許庁長官 殿

【国際特許分類】 H04B 1/69  
H04B 7/216

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 安藤 公晃

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100105647

【弁理士】

【氏名又は名称】 小栗 昌平

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100105474

【弁理士】

【氏名又は名称】 本多 弘徳

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100108589

【弁理士】

【氏名又は名称】 市川 利光

【電話番号】 03-5561-3990

## 【選任した代理人】

【識別番号】 100115107

【弁理士】

【氏名又は名称】 高松 猛

【電話番号】 03-5561-3990

## 【選任した代理人】

【識別番号】 100090343

【弁理士】

【氏名又は名称】 栗宇 百合子

【電話番号】 03-5561-3990

## 【手数料の表示】

【予納台帳番号】 092740

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0002926

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 受信装置

【特許請求の範囲】

【請求項 1】 符号分割多重信号を受信する際に内挿補間同期検波を行う受信装置であって、

被同期検波対象の受信データを蓄積する蓄積手段と、

前記被同期検波対象の受信データを前記蓄積手段に逆拡散前に蓄積するか或いは逆拡散後に蓄積するかを切り替える制御手段と、  
を備える受信装置。

【請求項 2】 請求項 1 記載の受信装置であって、

前記制御手段は、受信データの蓄積順序の切り替えを前記受信データを復調する際に得られるシンボルレート情報により行う受信装置。

【請求項 3】 請求項 1 記載の受信装置であって、

前記制御手段は、受信データの蓄積順序の切り替えを前記受信データを復調する際に得られるマルチパス情報により行う受信装置。

【請求項 4】 請求項 1 記載の受信装置であって、

前記制御手段は、受信データの蓄積順序の切り替えを受信装置の電力制御系からの指示により行う受信装置。

【請求項 5】 請求項 1 から 4 のいずれか一項記載の受信装置であって、

複数のマルチパス分の受信処理を行うことにより、パス対応で復調された複数の受信信号をレイク合成する手段を設けた受信装置。

【請求項 6】 請求項 1 から 5 のいずれか一項記載の受信装置であって、

同期検波のための位相推定を行うパイロットシンボルの受信とデータシンボルの受信とを独立に行う手段を有し、前記制御手段は、前記パイロットシンボルと前記データシンボルの受信を夫々独立で行う際に、前記被同期検波対象の受信データシンボルを逆拡散前に前記蓄積手段に蓄積するか或いは前記被同期検波対象の受信データシンボルを逆拡散後に蓄積するかを切り替え制御を行う受信装置。

【請求項 7】 請求項 1 から 6 のいずれか一項記載の受信装置であって、

複数のチャネルの受信信号の逆拡散処理、同期検波処理を同一の回路を用いて

行う受信装置。

【請求項 8】 請求項 1 から 7 のいずれか一項記載の受信装置であって、複数のパスの受信信号の逆拡散処理、同期検波処理を同一の回路を用いて行う受信装置。

【請求項 9】 請求項 1 から 8 のいずれか一項記載の受信装置であって、複数のパス及び複数のチャネルの逆拡散処理、同期検波処理及びレイク合成処理を同一回路で同時に行う受信装置。

【請求項 10】 請求項 1 から 9 のいずれか一項記載の受信装置であって、前記蓄積手段は、オーバーサンプリング次数分若しくは複数の蓄積メモリを有する受信装置。

【請求項 11】 請求項 1 から 8 のいずれか一項記載の受信装置であって、前記蓄積手段より連続的に読み出した受信データを連続的に逆拡散する受信装置。

【請求項 12】 請求項 1 から 11 のいずれか一項記載の受信装置であって、前記蓄積手段より任意の順序で読み出した受信データを逆拡散する受信装置。

【請求項 13】 請求項 1 から 12 のいずれか一項記載の受信装置であって、前記制御手段は、プログラムにより演算内容を変更する受信装置。

【請求項 14】 請求項 1 から 13 のいずれか一項記載の受信装置であって、前記蓄積手段は、逆拡散前のデータと逆拡散後のデータとを夫々分割して蓄積する受信装置。

【請求項 15】 請求項 14 記載の受信装置であって、前記制御手段は、複数受信するチャネルの夫々のシンボルレート、フィンガ数により、受信データの蓄積順序を切り替える受信装置。

【請求項 16】 請求項 14 記載の受信装置であって、受信信号の復調信号にエラーが見つかった場合、前記蓄積手段に蓄積したデータをハイブリッド ARQ 方式に従って再送されるデータと合成する受信装置。

【請求項 17】 請求項 1 から 16 のいずれか一項記載の受信装置を備える半導体集積回路。

【請求項 18】 符号分割多重通信を行う請求項 1 から 16 のいずれか一項記

載の受信装置または請求項 1 7 記載の半導体集積回路を備える通信装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、符号分割多重通信に係る受信装置に関する。

【0 0 0 2】

【従来の技術】

符号分割多重通信において受信動作を行う場合、受信装置は図 2 8 に示すような構成となる。受信装置は、A D 変換部 1 5 0 1、逆拡散部 1 5 0 2、同期検波部 1 5 0 3、重み付け部 1 5 0 4、レイク合成部 1 5 0 5、チャネルデコード部 1 5 0 6、エラー訂正部 1 5 0 7 を有している。

【0 0 0 3】

受信データ 1 5 0 0 は A D 変換部 1 5 0 1 でデジタル化され、逆拡散部 1 5 0 2 で逆拡散処理され、同期検波部 1 5 0 3 で同期検波されて受信信号のフェージングによる位相調整を行った後、レイク合成部 1 5 0 5 によりレイク合成されてからチャネルデコード部 1 5 0 6 によりチャネルデコードされ、更にエラー訂正部 1 5 0 7 によってエラー訂正されて復号データ 1 5 0 8 として出力される。

【0 0 0 4】

同期検波部 1 5 0 3 による同期検波においては、内挿補間等の方式で行われることが多い。内挿補間同期検波は、図 2 9 に示すように、当該受信シンボルに対して時間的に前方、後方のパイロットシンボルを用いて、送信装置側との搬送波信号の周波数のずれ、フェージングによる位相回転量を求め、位相推定値を算出する。

【0 0 0 5】

この際、時間的に後方の受信信号を用いるため、位相推定用パイロットシンボル以外の被同期検波チャンネルのシンボルを蓄積しておき、位相推定値を求めた後、同期検波を行う必要がある。

【0 0 0 6】

符号分割多重通信においては、蓄積するデータ量を削減するため、一般に図 3

0に示すように、受信データをAD変換部1401でデジタル化して、逆拡散部1402、1407、1413、1419により逆拡散までした後、メモリ1404、1408、1415、1420により、位相推定用パイロットシンボル以外の被同期検波チャネルのシンボルを蓄積する手法がとられていた（特許文献1参照）。但し、図22中、1403、1409、1414、1421は位相推定部、1405、1410、1416、1422は同期検波部、1406、1411、1417、1423は重み付け部である。

#### 【0007】

##### 【特許文献1】

特開2002-171200号公報（第7図）

#### 【0008】

##### 【発明が解決しようとする課題】

しかしながら、高速データ通信に対するニーズにより、異なった拡散コードを用いて拡散変調された多数のチャネルを同時に受信し、通信速度の向上を図る規格が登場している。そこで課題となるのが、複数のチャネルを同時に受信するための逆拡散部や同期検波用の演算器リソースを多く必要とすることと、逆拡散まで行った状態における受信データ量が増大することである。これは、回路規模を増大させる原因となっている。

#### 【0009】

一方、シンボルレートやマルチパスの多寡により、逆拡散後のシンボルデータを蓄積した方がメモリの使用効率の向上、受信装置への搭載メモリの削減に有利な場合もある。

#### 【0010】

逆拡散部は受信データに対してリアルタイムの処理が必要となり、回路リソース的に共用化が困難であり、専用ハードウェア化が必須であるため、多数のチャネルの同時受信時の逆拡散処理の処理タイミングの自由度の向上が要請されている。

#### 【0011】

本発明は、多数のチャネルを同時に受信する際の蓄積メモリの削減、逆拡散処

理の処理タイミング自由度を高めることができる受信装置を提供することを目的とする。

#### 【0012】

##### 【課題を解決するための手段】

請求項1の受信装置は、符号分割多重信号を受信する際に内挿補間同期検波を行う受信装置であって、被同期検波対象の受信データを蓄積する蓄積手段と、前記被同期検波対象の受信データを前記蓄積手段に逆拡散前に蓄積するか或いは逆拡散後に蓄積するかを切り替える制御手段とを備える。

#### 【0013】

上記構成によれば、各種要因により、受信データを逆拡散前に蓄積手段に蓄積するか或いは逆拡散後に蓄積するかを切り替えることにより、蓄積手段のメモリを効率良く使用することができる。

#### 【0014】

請求項2の受信装置は、請求項1記載の受信装置であって、前記制御手段は、受信データの蓄積順序の切り替えを前記受信データを復調する際に得られるシンボルレート情報により行う。

#### 【0015】

上記構成によれば、例えばシンボルレートが大きくなると、受信データを逆拡散前に前記蓄積手段に蓄積し、シンボルレートが小さくなると、受信データを逆拡散後に前記蓄積手段に蓄積することにより、蓄積手段のメモリを効率良く使用することができ、搭載メモリの削減を図ることができる。

#### 【0016】

請求項3の受信装置は、請求項1記載の受信装置であって、前記制御手段は、受信データの蓄積順序の切り替えを前記受信データを復調する際に得られるマルチパス情報により行う。

#### 【0017】

上記構成によれば、例えばマルチパスが少なくなると、受信データを逆拡散後に蓄積手段に蓄積し、マルチパスが大きくなると、受信データを逆拡散前に蓄積手段に蓄積することにより、蓄積手段のメモリの使用効率を向上させることがで



き、搭載メモリの削減を図ることができる。

【0018】

請求項4の受信装置は、請求項1記載の受信装置であって、前記制御手段は、受信データの蓄積順序の切り替えを受信装置の電力制御系からの指示により行う。

【0019】

上記構成によれば、電力制御系からの指示により、例えば受信データを逆拡散後に蓄積手段に蓄積するように切り替えれば、蓄積手段のメモリへのアクセス頻度が減って電力消費を減らすことができ、省電力とすることができる。

【0020】

請求項5の受信装置は、請求項1から4のいずれか一項記載の受信装置であって、複数のマルチパス分の受信処理を行うことにより、パス対応で復調された複数の受信信号をレイク合成する手段を設けた。

【0021】

上記構成によれば、マルチパスが多い場合は受信データを逆拡散前に蓄積手段に蓄積するようにして、蓄積手段のメモリ容量を増やさず同期検波を行うことができる。

【0022】

請求項6の受信装置は、請求項1から5のいずれか一項記載の受信装置であって、同期検波のための位相推定を行うパイロットシンボルの受信とデータシンボルの受信とを独立に行う手段を有し、前記制御手段は、前記パイロットシンボルと前記データシンボルの受信を夫々独立で行う際に、前記被同期検波対象の受信データシンボルを逆拡散前に前記蓄積手段に蓄積するか或いは前記被同期検波対象の受信データシンボルを逆拡散後に蓄積するかの切り替え制御を行う。

【0023】

上記構成によれば、受信したデータシンボルを蓄積手段に蓄積すると同時に、受信したパイロットシンボルを逆拡散した後同期検波して位相回転量と重み付け値を求めておき、その後、処理に必要なデータシンボルが蓄積されて揃うと、これを読み出して逆拡散した後、前記位相回転量と重み付け値を用いて同期検波及

び重み付け及びレイク合成をして復調することにより、蓄積手段のメモリを削減することができる。

【0024】

請求項7の受信装置は、請求項1から6のいずれか一項記載の受信装置であって、複数のチャネルの受信信号の逆拡散処理、同期検波処理を同一の回路を用いて行う。

【0025】

上記構成によれば、複数のチャネル分の回路を用意しなくて済むため、回路規模を削減することができる。

【0026】

請求項8の受信装置は、請求項1から7のいずれか一項記載の受信装置であって、複数のパスの受信信号の逆拡散処理、同期検波処理を同一の回路を用いて行う。

【0027】

上記構成によれば、複数のパス分の回路を用意しなくて済むため、回路規模を削減することができる。

【0028】

請求項9の受信装置は、請求項1から8のいずれか一項記載の受信装置であって、複数のパス及び複数のチャネルの逆拡散処理、同期検波処理及びレイク合成処理を同一回路で同時に行う。

【0029】

上記構成によれば、複数のパス及び複数のチャネルの回路を用意しなくて済むため、回路規模を削減できると共に、各パス及び各チャネルで共通の処理を同時に行うことができ、逆拡散処理の処理タイミングの自由度を向上させることができる。

【0030】

請求項10の受信装置は、請求項1から9のいずれか一項記載の受信装置であって、前記蓄積手段は、オーバーサンプリング次数分若しくは複数の蓄積メモリを有する。

## 【0031】

上記構成によれば、受信時にオーバーサンプリングを行って受信データの逆拡散処理のタイミングの精度を向上させることができるが、その際に、オーバーサンプリング次数分若しくは複数の蓄積メモリを有するため、逆拡散処理時の各蓄積メモリのアクセス速度及び逆拡散用の演算器の速度をチップレートまで下げることができ、回路の低消費電力化、クロックマネージメントの容易化を図ることができる。

## 【0032】

請求項11の受信装置は、請求項1から8のいずれか一項記載の受信装置であって、前記蓄積手段より連続的に読み出した受信データを連続的に逆拡散する。

## 【0033】

上記構成によれば、蓄積手段より連続的に受信データを読み出すことにより、受信データの読み出しを集中管理することができ、逆拡散処理などの復調制御を容易に行うことができる。

## 【0034】

請求項12の受信装置は、請求項1から11のいずれか一項記載の受信装置であって、前記蓄積手段より任意の順序で読み出した受信データを逆拡散する。

## 【0035】

上記構成によれば、蓄積手段より任意の順序で受信データを読み出すことにより、逆拡散処理で必要とする順序で受信データ読み出すことができ、逆拡散処理などの復調制御を容易に行うことができる。

## 【0036】

請求項13の受信装置は、請求項1から12のいずれか一項記載の受信装置であって、前記制御手段は、プログラムにより演算内容を変更する。

## 【0037】

上記構成によれば、制御手段による受信データの蓄積手順などをプログラムを変更することにより用途に応じて自由に変更することができ、様々なアプリケーションへの利用が可能となる。

## 【0038】

請求項 14 の受信装置は、請求項 1 から 13 のいずれか一項記載の受信装置であって、前記蓄積手段は、逆拡散前のデータと逆拡散後のデータとを夫々分割して蓄積する。

#### 【0039】

上記構成によれば、逆拡散前のデータを蓄積する領域と逆拡散後のデータを蓄積する領域を 1 個の蓄積メモリの領域を分割することで確保することにより、データの蓄積順序の組み合わせの自由度を高めることができる。

#### 【0040】

請求項 15 の受信装置は、請求項 14 記載の受信装置であって、前記制御手段は、複数受信するチャネルの夫々のシンボルレート、フィンガ数により、受信データの蓄積順序を切り替える。

#### 【0041】

上記構成によれば、複数受信するチャネルの夫々のシンボルレート、フィンガ数により、受信データの蓄積順序を切り替えることにより、最適な蓄積メモリの使用を可能にしている。

#### 【0042】

請求項 16 の受信装置は、請求項 14 記載の受信装置であって、受信信号の復調信号にエラーが見つかった場合、前記蓄積手段に蓄積したデータをハイブリッド ARQ 方式に従って再送されるデータと合成する。

#### 【0043】

上記構成によれば、逆拡散を行った受信データを出力すると共に、これを蓄積手段に蓄積しておき、受信信号の復調信号にエラーがあつて再送指示があると、蓄積したデータをハイブリッド ARQ 方式に従って再送されるデータと合成することができ、ハイブリッド ARQ 方式の再送時に必要な受信データを容易に保持することができる。

#### 【0044】

#### 【発明の実施の形態】

#### （第 1 の実施形態）

以下、本発明の実施形態を図面に基づいて説明する。図 1 及び図 2 は、本発明

の第1の実施形態における受信装置の要部の構成を示すブロック図である。受信装置は、演算順序決定部2、セクタ3、逆拡散部4、セクタ5、蓄積メモリ6、セクタ7を有し、これらにより逆拡散一遅延処理系が構成されている。

#### 【0045】

次に本実施形態の動作について説明する。演算順序決定部2は各種制御要因に応じてセクタ3、5、7を切り替える。演算順序決定部2によりセクタ3、5、7が入力(1)を選択して出力するように切り替えられた場合の逆拡散一遅延処理系の経路は図1に示すようになり、逆拡散後に蓄積を行う構成となる。

#### 【0046】

すなわち、受信信号1がセクタ3を介して逆拡散部4に導かれ、逆拡散処理を行う。逆拡散処理された受信信号1は、セクタ5を介して蓄積メモリ6に蓄えられ、セクタ7で選択して逆拡散信号8として出力される。

#### 【0047】

演算順序決定部2によりセクタ3、5、7が入力(2)を選択して出力するように切り替えられた場合の逆拡散一遅延処理系の経路は図2に示すようになり、逆拡散前に蓄積を行う構成となる。

#### 【0048】

すなわち、受信信号1がセクタ5を介して蓄積メモリ6に蓄積される。その後、蓄積メモリ6からセクタ3を介して逆拡散部4に導かれ、逆拡散部4の出力をセクタ7で選択して逆拡散信号8として出力する。

#### 【0049】

第1の実施形態の受信装置によれば、各種要因に応じて演算順序決定部2によって受信データを逆拡散後に蓄積するか、逆拡散前に蓄積するかを切り替えることにより、それぞれ専用の蓄積メモリを備える必要がなくなり、多数のチャネルを同時に受信する際に、蓄積メモリの削減を図ることができる。また、逆拡散前に蓄積した受信データはリアルタイムで逆拡散処理する必要があるため、逆拡散部4の逆拡散処理の処理タイミングの自由度を高めることができる。

#### 【0050】

(第2の実施形態)

図3は本発明の第2の実施形態における受信装置の要部の構成を示すブロック図である。本実施形態では、演算順序決定部21への要因としてシンボルレート情報20の入力を設けたことにより、受信データを逆拡散後に蓄積するか、逆拡散前に蓄積するかを切り替える構成とし、他の構成は第1の実施形態と同様である。

#### 【0051】

次に本実施形態の動作について説明する。あるシンボルレート以上になると、受信データを逆拡散後の状態よりも逆拡散前の状態で蓄積メモリ25に蓄積を行ったほうがよくなるため、演算順序決定部21はシンボルレート情報20のシンボルレートがある値以上になると、セレクタ22、24、26を入力(2)側を選択するように切り替えて、受信データを逆拡散前に蓄積メモリ25に蓄積する。また、演算順序決定部21はシンボルレート情報20のシンボルレートがある値未満になると、セレクタ22、24、26を入力(1)側を選択するように切り替えて、受信データを逆拡散部23で逆拡散した後に蓄積メモリ25に蓄積する。

#### 【0052】

第2の実施形態の受信装置によれば、シンボルレートによりメモリ格納効率のよい受信データの蓄積順序を選択することができ、蓄積メモリ25の使用効率の向上、受信装置への搭載メモリの削減を図ることができる。

#### 【0053】

(第3の実施形態)

図4は本発明の第3の実施形態における受信装置の要部の構成を示すブロック図である。本実施形態では、演算順序決定部31への要因としてマルチパス情報39の入力を設けたことにより、受信データを逆拡散後に蓄積するか、逆拡散前に蓄積するかを切り替える構成とし、他の構成は第1の実施形態と同様である。

#### 【0054】

次に本実施形態の動作について説明する。受信装置の移動速度や位置している場所の環境により受信すべきマルチパスの本数が異なってくる。マルチパスが少ない場合、受信データを逆拡散後で蓄積メモリ35に蓄積を行ったほうが有利な

ため、演算順序決定部 31 はマルチパス情報 39 のマルチパスがある値以下になると、セクタ 32、34、36 を入力 (1) 側を選択するように切り替えて、受信データを逆拡散部 33 で逆拡散後に蓄積メモリ 35 に蓄積する。また、演算順序決定部 31 はマルチパス情報 39 のマルチパスがある値を超えてマルチパスが多くなると、逆拡散後のデータではメモリ使用効率が上がらないため、セクタ 32、34、36 を入力 (2) 側を選択するように切り替えて、受信データを逆拡散部 33 で逆拡散する前に蓄積メモリ 35 に蓄積する。

#### 【0055】

第 3 の実施形態の受信装置によれば、マルチパスの多寡によりメモリ使用効率のよい受信データの蓄積順序を選択することにより蓄積メモリ 35 の使用効率を向上させ、受信装置への搭載メモリの削減を図ることができる。

#### 【0056】

(第 4 の実施形態)

図 5 は本発明の第 4 の実施形態における受信装置の要部の構成を示すブロック図である。本実施形態では、演算順序決定部 41 への要因として電力制御信号 49 の入力を設けたことにより、受信データを逆拡散後に蓄積するか、逆拡散前に蓄積するかを切り替える構成とし、他の構成は第 1 の実施形態と同様である。

#### 【0057】

次に本実施形態の動作について説明する。受信データの逆拡散前の状態における蓄積メモリ 45 への蓄積は一般に逆拡散前のデータを取り扱うため、メモリアクセスの頻度も高く電力を多く消費する傾向にある。従って、演算順序決定部 41 は電力制御信号 49 が省電力を指示している場合には、セクタ 42、44、46 を入力 (1) 側を選択するように切り替えて、受信データを逆拡散部 43 により逆拡散した後に蓄積メモリ 45 に蓄積する。また、演算順序決定部 41 は電力制御信号 49 が省電力を指示していない場合には、セクタ 42、44、46 を入力 (2) 側を選択するように切り替えて、受信データを逆拡散部 43 により逆拡散する前に蓄積メモリ 45 に蓄積する。

#### 【0058】

第 4 の実施形態の受信装置によれば、消費電力の観点から、受信データを逆拡

散前もしくは逆拡散後のどちらかで蓄積メモリ 45 に蓄積するため、電力の合理的な使用を行って、電池寿命を延ばすことができる。なお、電力制御信号 49 はパス数とそのパスの安定性、CDMA で使用されるパワーコントロール信号の変移量、シンボルレート、電池容量等により決定する。また、本実施形態の回路構成を半導体回路によって実現した場合、電力制御信号 49 は回路の動作クロックのパラメータとして与えられ、低電力モード時は、回路の動作クロック、動作電圧を変化させることと連動していてもよい。

### 【0059】

#### (第5の実施形態)

図6は本発明の第5の実施形態における受信装置の構成を示すブロック図である。受信装置は、AD変換部101、受信データの蓄積順序を選択するためのセクタ102、蓄積メモリ103、逆拡散する受信データを選択するためのセクタ104、逆拡散部105、位相推定部106、同期検波するデータを選択するためのセクタ107、同期検波部108、重み付け部109、レイク合成部118を有し、セクタ104、逆拡散部105、位相推定部106、セクタ107、同期検波部108、重み付け部109はフィンガユニット110(#0)を構成し、セクタ111、逆拡散部112、位相推定部113、セクタ114、同期検波部115、重み付け部116はフィンガユニット117(#N-1)を構成している。本受信装置はフィンガ数Nの場合を示している。

### 【0060】

次に本実施形態の動作について説明する。受信信号100はAD変換部101によって離散データにされた後、セクタ102を介して蓄積メモリ103に蓄積されるか或いは、逆拡散部105、112に入力される。

### 【0061】

逆拡散前の状態で受信データと蓄積する場合、セクタ102を(0)に切り替え、セクタ104、107、111、114をそれぞれ(1)に切り替えておく。これにより、受信データ(離散データ)はセクタ102を通過して蓄積メモリ103に蓄積される。その後、位相推定に必要なシンボル分の受信データが揃った時点で、蓄積メモリ103から読み出された受信データはセクタ104



、111を通して逆拡散部105、112に入力されるため、逆拡散部105、112はパイロットシンボルの逆拡散を行い逆拡散データが位相推定部106、113に入力される。位相推定部106、113は逆拡散データより位相回転量と重み付け値を求める。

#### 【0062】

同時に、逆拡散部105、112はデータシンボル（被同期検波対象）の逆拡散を行い、位相推定部106、113にて求めた各フィングの位相回転量を同期検波部108、115にて掛け合わせ、位相推定部106、113にて求めた各フィングの重み付け値を重み付け部109、116にて掛け合わせたのち、レイク合成部118にて合成を行って復調データ119を得る。

#### 【0063】

なお、同期検波と重み付けは夫々乗算処理であるため、位相推定部106、113にて位相回転量と重み付け値を掛け合わせた値を求め、同時に演算を行ってもよい。

#### 【0064】

逆拡散後の状態で受信データを蓄積する場合は、セレクトア102を処理するフィングによって、その入力を（1）から（N）に切り替え、セレクトア104、107、111、114をそれぞれ（2）に切り替えておく。これにより、受信データ（離散データ）が入力されると同時に、セレクトア107、114を通して逆拡散部105、112に入力され、逆拡散部105、112がパイロットシンボル、データシンボルの逆拡散を行う。パイロットシンボルは位相推定部104、109にて位相回転量を求めるのに用いられる。

#### 【0065】

この時、セレクトア102が（1）、（N）に切り替えられて、逆拡散部105、112から出力されるデータシンボルはセレクトア102を通して蓄積メモリ103に記憶される。

#### 【0066】

位相推定部104、109にて位相推定、重み付け値が決定されたら、順次蓄積メモリ103よりデータシンボルを読み出し、同期検波部108、115にて

読み出したデータシンボルと位相推定部106、113にて求めた各フィンガの位相回転量を掛け合わせ、更にその結果に位相推定部106、113にて求めた各フィンガの重み付け値を重み付け部109、116にて掛け合わせた後、各フィンガより得られた結果をレイク合成部118にて合成を行って復調データ119を得る。

#### 【0067】

逆拡散後の状態で蓄積した場合の動作タイミングを図7に示す。データの蓄積メモリ103への蓄積が終わったら、このメモリ103よりパイロットシンボルの読み出しを行い、逆拡散部105、112、位相推定部106、113で、パイロットシンボルの逆拡散、位相推定を行う。その後、データシンボルの逆拡散、同期検波、重み付け演算を行っている。この場合、逆拡散後のシンボル保持は不要である。

#### 【0068】

第5の実施形態の受信装置によれば、拡散率が低く、フィンガ数が多い場合等大容量が必要となる受信データ保持を、蓄積メモリ103により逆拡散前のままで蓄積できるようにでき、拡散率やフィンガ数によらず一定のメモリ容量で同期検波を実現することができる。

#### 【0069】

また、拡散率が高く、フィンガ数が少ない場合等、逆拡散後のデータが少ない場合は、受信データを蓄積メモリ103に蓄積せず直ぐに逆拡散を行ってからデータシンボルを蓄積メモリ103に蓄積を行うことで、蓄積メモリへのアクセス回数及び使用メモリを削減することができると共に、消費電力の削減を行うことができる。

#### 【0070】

(第6の実施形態)

図8は本発明の第6の実施形態における受信装置の構成を示すブロック図である。受信装置は、AD変換部201、受信データの蓄積順序を選択するためのセレクト部202、蓄積メモリ203、フィンガユニット218(#0)、フィンガユニット233(#N-1)、レイク合成部234、236を有している。本受

信装置はフィンガ数Nの場合を示しており、同一のフィンガユニットをN個持っており、またチャンネル数はMの場合を示しており、同一のフィンガ内に逆拡散部、同期検波部、重み付け部をM個持っている。

#### 【0071】

フィンガユニット218は、逆拡散する受信データを選択するためのセクタ204、チャンネルユニット209、214、セクタ215、パイロット逆拡散部216、位相推定部217から成る。フィンガユニット233は、逆拡散する受信データを選択するためのセクタ219、チャンネルユニット224、229、セクタ230、パイロット逆拡散部231、位相推定部232から成る。

#### 【0072】

チャンネルユニット209は逆拡散部205、同期検波するデータを選択するためのセクタ206、同期検波部207、重み付け部208から成り、チャンネルユニット214は逆拡散部210、同期検波するデータを選択するためのセクタ211、同期検波部212、重み付け部213から成る。チャンネルユニット224は逆拡散部220、同期検波するデータを選択するためのセクタ221、同期検波部222、重み付け部223から成り、チャンネルユニット229は逆拡散部225、同期検波するデータを選択するためのセクタ226、同期検波部227、重み付け部228から成る。

#### 【0073】

次に本実施形態の動作について図9の動作タイミング図を参照して説明する。受信信号200がAD変換部201によって離散データにされた後、セクタ202を介して蓄積メモリ203に蓄積される或いは、セクタ204、215、219、230を介して逆拡散部205、210、216、220、225、231に入力される。

#### 【0074】

セクタ202を入力(0)に切り替え、セクタ215、230を入力(2)にしておく。AD変換部201から出力される受信データはセクタ202を通過して蓄積メモリ203に蓄積される。これと同時に受信データはセクタ216を通過してパイロット逆変換部216に入力されて、パイロットシンボルが逆拡

散され、得られたパイロットシンボルを用いて位相推定部 217 により位相推定が行われる。

#### 【0075】

その後、位相推定に必要なシンボル分の受信データが揃った時点で、1 に切り替わっているセクタ 204, 219 を通って蓄積メモリ 203 から読み出された受信データは逆拡散部 205, 210, 220, 225 に入力されるため、これら逆拡散部はデータシンボル（被同期検波対象）の逆拡散を行い、位相推定部 217、232 にて求めた各フィンガの位相回転量を同期検波部 207、212、222、227 にて掛け合わせ、位相推定部 217、232 にて求めた各フィンガの重み付け値を重み付け部 208、213、223、228 にて掛け合わせたのち、レイク合成部 234、236 にて合成を行い復調データ 235、237 とする。

#### 【0076】

一方、拡散率が高い場合や受信チャネルが少ない場合は、セクタ 204、206、211、219、221、226 をそれぞれ入力（2）に切り替えておき、受信データを逆拡散後にデータシンボルを蓄積メモリ 203 に蓄積する。

#### 【0077】

第 6 の実施形態の受信装置によれば、上記のように位相推定値算出用のパイロットシンボルの蓄積、逆拡散の制御がデータシンボルと独立に行えることであり、これにより、低拡散率、他チャネル、他フィンガを持つ CDMA システムにおいて、蓄積メモリ 203 の削減を図ることができる（図 27 参照）。このメモリ削減効果の見積もり条件としては W-CDMA 方式の改良規格である HSDPA 方式によるものである。逆拡散により受信データはフィンガ数分の逆拡散データとなり、振幅情報が増えているのに加え、同時に受信するチャネル数が増大することで、非常に大量のメモリが必要であるが、本実施形態では、同期検波のための蓄積メモリ 203 の削減が可能となっている。

#### 【0078】

（第 7 の実施形態）

図 10 は本発明の第 7 の実施形態における受信装置の構成を示すブロック図

である。受信装置は、AD変換部301、受信データの蓄積順序を選択するためのセクタ302、蓄積メモリ303、フィンガユニット314（#0）、フィンガユニット324（#N-1）、レイク合成部325を有している。本受信装置はフィンガ数Nの場合を示しており、同一のフィンガユニットをN個持っており、またチャンネル数はMの場合を示しているが、各フィンガ内に逆拡散部305、316、セクタ304、317、同期検波部307、318、重み付け部308、319を1組ずつ持っていて、複数のチャンネルをひとつの逆拡散部、同期検波部、重み付け部を用いて処理するようにしてある。本実施形態は、複数のチャンネルをひとつの逆拡散部、同期検波部、重み付け部を用いることを特徴とし、他の構成は第6の実施形態と同様である。

#### 【0079】

次に本実施形態の動作について図11の動作タイミング図を参照して説明する。セクタ302を入力（0）に切り替え、セクタ311、321は入力（2）にしておく。受信信号300はAD変換部302により離散データ化され、セクタ303を通して蓄積メモリ303に蓄積される。これと同時に受信データはセクタ311、321を通してパイロット逆変換部312、322に入力されて、パイロットシンボルが逆拡散され、得られたパイロットシンボルを用いて位相推定部313、323により位相推定が行われる。

#### 【0080】

上記位相推定までの流れは第6の実施形態と同様である。位相推定が行われた後、入力が（1）に切り替わっているセクタ304、315を通して、受信データを蓄積メモリ303より読み出され、逆拡散部312、322で位相推定部313、323により推定された位相回転量及び重み付け値などを用いて逆拡散部305、316での逆拡散、同期検波部307、318での同期検波、重み付け部309、319での重み付け処理が、0からM-1の複数のチャンネル分、時系列的に順次行なわれる。

#### 【0081】

第7の実施形態の受信装置によれば、逆拡散部305、316、同期検波部307、318、重み付け部309、319をチャンネル間で共用できるため回路規

模を削減することができる。回路共用化においては、演算順序の制御が必要であり、無線通信のようにリアルタイム処理を行う必要のある処理については、制御が複雑になる傾向があったが、本実施形態のように受信データを蓄積メモリ 303 に逆拡散前の状態で蓄積しておくことで、逆拡散処理の処理タイミングに自由度が生まれ、回路共用化も容易に行うことができる。

### 【0082】

#### (第8の実施形態)

図12は本発明の第8の実施形態における受信装置の構成を示すブロック図である。受信装置は、AD変換部401、受信データの蓄積順序を選択するためのセレクタ402、蓄積メモリ403、各フィンガ(#0から#N-1)共通のフィンガユニット409、フィンガユニット413(#0)、フィンガユニット417(#N-1)、レイク合成部418を有している。フィンガユニット409(#0から#N-1)はセレクタ404、逆拡散部405、セレクタ406、同期検波部407、重み付け部408を有し、#0から#N-1の各フィンガで共通の処理を行う。フィンガユニット413(#0)はセレクタ410、パイロット逆拡散部411、位相推定部412を有し、フィンガユニット417(#N-1)はセレクタ414、パイロット逆拡散部415、位相推定部416を有している。本受信装置はフィンガ数Nの場合を示しているが、フィンガユニット409では、同一の回路を用いて複数フィンガの処理を行うのが本実施形態の特徴である。また、チャネル数はMの場合を示しており、同一のフィンガ内では同一の回路を用いて逆拡散、同期検波、重み付けを行うのが本実施形態の特徴である。

### 【0083】

次に本実施形態の動作について図13の動作タイミング図を参照して説明する。セレクタ402を入力(0)に切り替え、セレクタ414、410は入力(2)にしておく。受信信号400はAD変換部402により離散データ化され、セレクタ402を通過して蓄積メモリ403に蓄積される。これと同時に受信データはセレクタ410、414を通過してパイロット逆変換部411、413に入力されて、パイロットシンボルが逆拡散され、得られたパイロットシンボルを用いて位相推定部412、416により位相推定が行われる。

## 【0084】

上記位相推定までの流れは第6、第7k実施形態と同様である。位相推定が行われた後、入力(1)にしたセクタ404を通して蓄積メモリ403より受信データを読み出し、これを逆拡散部405にて逆拡散し、同期検波部407で各フィンガの位相推定部412、416の位相回転量及び重み付け値などを用いて同期検波し、重み付け部408で重み付けを行うが、複数のチャネル、複数フィンガを時系列的に順次行う。

## 【0085】

第8の実施形態の受信装置によれば、逆拡散部405、同期検波部407、重み付け回路408をフィンガ間、チャネル間で共用でき、回路規模の削減ができる。回路共用化においては、演算順序の制御が必要であり、無線通信のようにリアルタイム処理を行う必要のある処理については、制御が複雑になる傾向があったが、本実施形態のように、受信データを蓄積メモリ403に逆拡散前の状態で蓄積を行っておくことで、逆拡散処理の処理タイミングに自由度が生まれ、回路共用化も容易とし、回路規模を削減することができる。

## 【0086】

(第9の実施形態)

図14本発明の第9の実施形態における受信装置の構成を示すブロック図である。受信装置は、AD変換部501、受信データの蓄積順序を選択するためのセクタ502、蓄積メモリ503、フィンガユニット507(#0)、各フィンガ及びチャネル(#0から#N-1及び#0から#M-1)共通のフィンガユニット510、フィンガユニット511(#N-1)を有している。

## 【0087】

フィンガユニット510(#0から#N-1及び#0から#M-1)はセクタ504、逆拡散/同期検波/重み付け/レイク合成部512を有し、#0から#N-1及び#0から#M-1の各フィンガ及びチャネルで共通の処理を行う。フィンガユニット507(#0)はセクタ505、パイロット逆拡散部506、位相推定部507を有し、フィンガユニット511(#N-1)はセクタ508、パイロット逆拡散部509、位相推定部510を有している。本受信装置

はフィンガ数N及びチャネル数はMの場合を示しているが、逆拡散／同期検波／重み付け／レイク合成部512において逆拡散、同期検波、重み付け、レイク合成を同時に処理を行うことが本実施形態の特徴である。

#### 【0088】

次に本実施形態の動作について説明する。セレクタ502を入力(0)に切り替え、セレクタ505、508は入力(2)にしておく。受信信号500はAD変換部501により離散データ化され、セレクタ502を通して蓄積メモリ503に蓄積される。これと同時に受信データはセレクタ505、508を通してパイロット逆変換部506、509に入力されて、パイロットシンボルが逆拡散され、得られたパイロットシンボルを用いて位相推定部507、510により位相推定が行われる。

#### 【0089】

上記位相推定までの流れは第8実施形態と同様である。位相推定が行われた後、入力を(1)にしたセレクタ504を通して蓄積メモリ503より受信データを読み出し、これを逆拡散／同期検波／重み付け／レイク合成部512に入力して、各フィンガ及びチャネルで共通の処理を同時に行う。

#### 【0090】

ここで、逆拡散処理は積和演算処理、同期検波処理は乗算処理、重み付け処理は乗算処理、レイク合成処理は加算処理であり、すべて線形演算であるため、演算順序の入れ替え、乗算を一度に行うことが可能である。

#### 【0091】

第9の実施形態の受信装置によれば、受信データのまま蓄積メモリ503に蓄積を行っているため、演算順序の入れ替えが容易に行えるため、適用するアプリケーションにより、拡散符号、位相回転値、重み付け値の持つビット数が異なるが、性能、回路規模、処理時間等を考慮して演算順序を決定して、各フィンガ及びチャネルで共通の処理を同時に行うことができ、逆拡散処理の処理タイミングに自由度が生まれ、回路共用化も容易とし、回路規模を削減することができる。

#### 【0092】

(第10の実施形態)



図15は本発明の第10の実施形態における受信装置の構成を示す図である。受信装置は、AD変換部601、セクタ602、セクタ603、複数の蓄積メモリ(1)から(4)604、セクタ605、フィンガユニット609(#N-1)、フィンガユニット613(#0)、各フィンガ及びチャネル(#0から#N-1及び#0から#M-1)共通のフィンガユニット616(#0)を有している。フィンガユニット616(#0から#N-1及び#0から#M-1)はセクタ614、逆拡散/同期検波/重み付け/レイク合成部615を有し、#0から#N-1及び#0から#M-1の各フィンガ及びチャネルで共通の処理を行う。フィンガユニット609(#N-1)はセクタ606、パイロット逆拡散部607、位相推定部608を有し、フィンガユニット613(#0)はセクタ610、パイロット逆拡散部611、位相推定部612を有している。

#### 【0093】

本実施形態の構成は第9の実施形態の構成に準ずるが、受信データを蓄積する蓄積メモリ604をオーバーサンプリング次数個もしくは、複数個持つことが特徴となっている。

#### 【0094】

次に本実施形態の動作について説明する。セクタ602を入力(0)に切り替え、セクタ609、613は入力(2)にしておく。受信信号600はAD変換部601により離散データ化され、セクタ602を通り、更にセクタ603によってサンプルごとに振り分けられて蓄積メモリ603(1)から(4)のいずれかに蓄積される。これと同時に受信データはセクタ606、610を通過してパイロット逆変換部607、611に入力されて、パイロットシンボルが逆拡散され、得られたパイロットシンボルを用いて位相推定部608、612により位相推定が行われる。

#### 【0095】

ここで、CDMA受信装置においては、定められたチップレート(拡散符号の送出される周期)に対して数倍程度のオーバーサンプリングを行っており、サンプル周期で受信タイミングを調整することで、正確なタイミングで逆拡散処理を行えるようにしている。その際、特定のフィンガにおいては、チップレート周期

でしか受信データを必要としない。そこで、オーバーサンプリング次数分の複数の蓄積メモリ 604 (1) から (4) を用意しておき、サンプルごとにセクタ 603 により別々の蓄積メモリ 604 に蓄積することになる。

#### 【0096】

次の逆拡散処理においては、セクタ 614 が入力 (1) に切り替えておくと共に、各フィンガが必要とするサンプルが読み出せるよう、セクタ 605 をフィンガ毎に切り替えておく。そして、蓄積メモリ 604 (1) から (4) からの受信データの読み出しを同時に行うことで、各フィンガに所望の受信データが供給される。パスオフセットが大きい場合は、逆拡散処理の動作タイミングをずらすようにする。

#### 【0097】

第 10 の実施形態の受信装置によれば、逆拡散処理の蓄積メモリ 604 (1) から (4) に対するアクセス速度を下げ、演算ユニットの処理速度を低減することを目的とし、そのため、オーバーサンプル数分の受信データの読み出しを蓄積メモリ 604 (1) から (4) からセクタ 605 を介して同時に行うことで、メモリのアクセス速度、逆拡散などの演算器の動作速度をチップレートまで下げることができ、回路の低消費電力化、クロックマネージメントの容易化を実現することができる。

#### 【0098】

(第 11 の実施形態)

図 16 は本発明の第 11 の実施形態における受信装置の構成を示す図である。受信装置は、セクタ 701、セクタ 703、複数の蓄積メモリ (1) から (4) 702、フィンガユニット 708 (#N-1)、フィンガユニット 711、各フィンガ及びチャネル (#0 から #N-1 及び #0 から #M-1) 共通のフィンガユニット 725 を有している。フィンガユニット 725 (#0 から #N-1 及び #0 から #M-1) はレジスタ 714、セクタ 715 a、715 b、716、レジスタ 721、722、723、724、掛算器 717 により、逆拡散/同期検波/重み付け/レイク合成部を構成して、#0 から #N-1 及び #0 から #M-1 の各フィンガ及びチャネルで共通の処理を行う。フィンガユニット 70

8 (#N-1) は、パイロット逆拡散部 706、位相推定部 707 を有し、フィンガユニット 711 (#0) はパイロット逆拡散部 709、位相推定部 710 をしている。本実施の形態の構成は第 10 の実施形態に準ずるが、逆拡散処理以降の演算の制御方法に関して、共通のメモリアドレス発生手段としてタイミング生成部 705 を備えることを特徴としている。このタイミング生成部 705 は蓄積終了信号 704 をレジスタ 701 に、パイロット演算イネーブル信号 728、729 をパイロット逆拡散部 706、709 に、拡散コード/位相推定値切替え信号 719 をセレクタ 716 に、演算フィンガ/チャネル制御信号 720 をセレクタ 715b に、ウエイト信号 712 をセレクタ 703 に出力する。

#### 【0099】

次に本実施形態の動作について図 17 の動作タイミング図を参照して説明する。離散データ化された受信信号 700 はセレクタ 701 によってサンプルごとに振り分けられて蓄積メモリ 702 (1) から (4) のいずれかに蓄積される。これと同時に受信データはパイロット逆変換部 706、709 に入力される。タイミング生成部 705 がパイロット逆拡散部 706、709 に対してパイロット演算イネーブル信号 728、729 を出力すると、パイロット逆変換部 706、709 によってパイロットシンボルが逆拡散され、得られたパイロットシンボルを用いて位相推定部 707、710 において位相推定値、重み付け値を算出される。

#### 【0100】

一方、受信データが所望の時間分、蓄積メモリ 702 に蓄積されると、蓄積終了信号 704 がタイミング生成部 705 に入力される。このとき、位相推定部 707、710 において位相推定は終了している。タイミング生成部 705 において、蓄積メモリ 702 に対して順次アドレスを発行し、各逆拡散処理に必要なデータをセレクタ 703 で選択した後、データチャネル受信信号 713 としてフィンガ (#0 から #N-1 及び #0 から #M-1) 725 に出力する。

#### 【0101】

フィンガ (#0 から #N-1 及び #0 から #M-1) 725 の逆拡散部では、

入力された受信データを各フィンガの受信タイミングに合わせて拡散符号と掛け合わせ、フィンガ、チャンネル毎にレジスタ 721、722 に積分の中間結果として保存し、蓄積メモリ 702 から受信データを順次読み出しながら、規定のシンボル境界まで逆拡散処理を行う。各フィンガのシンボルデータに対して位相推定値、重み付け値を乗算し、各フィンガのシンボル値をレジスタ 723、724 で加算（レイク合成）して復調データ 726、727 として出力する。

#### 【0102】

このように、蓄積メモリ 702 への受信データの蓄積後のメモリ読み出しを、共通のアドレス発生手段としてのタイミング生成部 705 の制御によって連続的に行う共に、それに合わせてフィンガ（#0 から #N-1 及び #0 から #M-1）725 の逆拡散部が受信データを逆拡散するのが本実施形態の特徴である。

#### 【0103】

また、各フィンガの逆拡散処理以降を時分割で行っているため、同一受信データを 2 サイクル以上に互って使用することがあり、また、同期検波、レイク合成時には逆拡散処理が行えないため、その場合は、タイミング制御部 705 からウェイト信号 712 を、蓄積メモリ 702 のメモリリードを制御しているセレクタ 703 に出力して蓄積メモリ 702 からの読み出しを一時中断する。なお、この部分は第 6、7 の実施形態に倣えば、複数の演算手段を持ち、ウェイトを発生しない回路構成にすることもできる。

#### 【0104】

第 11 の実施形態の受信装置によれば、蓄積メモリ 702 からの受信データの読み出しをタイミング生成部 705 で集中管理することで、受信データの読み出し及び各フィンガの逆拡散処理などの制御を容易に行うことができる。

#### 【0105】

（第 12 の実施形態）

図 18 は本発明の第 12 の実施形態における受信装置の構成を示すブロック図である。受信装置は、セレクタ 801、セレクタ 803、複数の蓄積メモリ（1）から（4）802、フィンガユニット 811（#0）、フィンガユニット 808、（#N-1）各フィンガ及びチャンネル（#0 から #N-1 及び #0 から #M

ー 1) 共通のフィンガユニット 824 及びタイミング生成部 805 を有している。フィンガユニット 824 (#0 から #N-1 及び #0 から #M-1) はレジスタ 812、セクタ 814a、814b、817、レジスタ 820、821、レジスタ 822、823 により掛算器 816、逆拡散／同期検波／重み付け／レイク合成部を構成し、且つアドレス生成部 830 を備えて、#0 から #N-1 及び #0 から #M-1 の各フィンガ及びチャンネルで共通の処理を行う。

#### 【0106】

フィンガユニット 806 (#N-1) は、パイロット逆拡散部 806、位相推定部 807 を有し、フィンガユニット 811 (#0) はパイロット逆拡散部 809、位相推定部 810 を有し、その構成は第 11 の実施形態に準ずるが、逆拡散処理以降の演算の制御方法に関して、各逆拡散部が蓄積メモリ 802 に対するアドレス発生手段としてのアドレス生成部 830 を持つことを特徴とすることが本実施形態の特徴である。

#### 【0107】

次に本実施形態の動作について図 19 の動作タイミング図を参照して説明する。離散データ化された受信信号 800 はセクタ 801 によってサンプルごとに振り分けられて蓄積メモリ 802 (1) から (4) のいずれかに蓄積される。これと同時に受信データはパイロット逆変換部 806、809 に入力される。タイミング生成部 805 がパイロット逆拡散部 806、809 に対してパイロット演算イネーブル信号 828、827 を出力すると、パイロット逆変換部 806、809 によってパイロットシンボルが逆拡散され、得られたパイロットシンボルを用いて位相推定部 807、810 において位相推定値、重み付け値を算出される。

#### 【0108】

一方、受信データが蓄積メモリ 802 に所望の時間分蓄積されると、セクタ 801 から蓄積終了信号 804 がアドレス生成部 830 に入力される。このとき、位相推定部 807、810 での位相推定は終了している。アドレス生成部 830 はセクタ 803 を介して蓄積メモリ 802 に対して順次アドレスを発行し、各逆拡散処理に必要なデータをセクタ 803 で選択した後、データチャンネル受

信信号 812 としてフィンガユニット（#0 から #N-1 及び #0 から #M-1）824 に入力する。

#### 【0109】

フィンガユニット 824 の逆拡散部では、入力された受信データを各フィンガの受信タイミングに合わせて拡散符号と掛け合わせ、フィンガ、チャンネル毎にレジスタ 820、821 に積分の中間結果として保存し、受信データを順次読み出ししながら、規定のシンボル境界まで逆拡散処理を行う。各フィンガのシンボルデータに対して位相推定値、重み付け値を乗算し、各フィンガのシンボル値をレジスタ 822、823 で加算（レイク合成）して復調データ 825、826 として出力する。

#### 【0110】

第 12 の実施形態の受信装置によれば、各フィンガの逆拡散処理、同期検波、レイク合成の処理を実際の演算ユニット内にあるアドレス生成部 830 の発行アドレスによって各演算に必要なタイミングで行っているため、蓄積メモリ 802 に対して任意の順序でアクセスが可能となり、フィンガユニット 824 における演算内容の自由度を高めることができる。

#### 【0111】

##### （第 13 の実施形態）

図 20 は本発明の第 13 の実施形態における受信装置の構成を示すブロック図である。但し、図 19 に示した第 12 の実施形態と同様の部分には同一符号を付して説明し、その説明を適宜省略する。受信装置は、セレクタ 801、セレクタ 803、複数の蓄積メモリ 802（1）から（4）、フィンガユニット 808（#N-1）、フィンガユニット 811（#0）、各フィンガ及びチャンネル（#0 から #N-1 及び #0 から #M-1）共通のフィンガユニット 824（#0）及びタイミング生成部 805 を有し、第 12 の実施形態と同様の構成を有している。第 12 の実施形態と異なる点は、アドレス生成部 830 のアドレス発生方法（蓄積メモリ 802 からの読み出し方法）、タイミング生成部 805 の様々なタイミング生成方法／演算手順を決定しているプログラムを、蓄積手段であるアドレス、タイミング演算手順記憶装置 927 から供給することである。

## 【0112】

第13の実施形態の受信装置によれば、アドレス発生方法（メモリからの読み出し方法）、タイミング生成方法／演算手順を決定するプログラムを蓄積手段である演算手順記憶装置927に蓄えておき、これらプログラムを用途により切り替えることで、アドレス生成部830のアドレス生成方法及びタイミング生成部805のタイミング生成方法を切替えることができ、様々なアプリケーションへの利用が可能である。

## 【0113】

上記のような本実施形態の構成は、例えばW-CDMA等に用いられる基地局との同期処理へ利用することができ、同一の受信データに対して複数の拡散コードを掛け合わせる処理や、階層化直交符号、アダマール符号、Golay符号等、再帰的な処理を行うことで処理が簡素化される逆拡散処理において、演算制御を通常の逆拡散処理からプログラマブルの切り替えることにより、高速な同期処理を行うことができる。また、同期処理中は同期処理を行っているハードウェアが本実施形態の蓄積メモリ802を使用して共用化を図ることも可能である。

## 【0114】

（第14の実施形態）

図21は本発明の第14の実施形態における受信装置の要部の構成を示すブロック図である。受信装置は、セレクタ901、904、905、909、910、911、演算順序決定部902、逆拡散部903、蓄積メモリ907により、受信データの逆拡散－遅延処理蓄積系が構成されている。

## 【0115】

次に本実施形態の動作について説明する。演算順序決定部2はセレクタ901、904、905がそれぞれ入力（1）を選択して出力するように入力（1）側に切り替える。受信信号900はセレクタ901を介して逆拡散部903で逆拡散され、セレクタ904を介して蓄積メモリ907中の領域906に蓄積される。これと同時に、受信信号900はセレクタ905を介して直接蓄積メモリ907中の領域908に蓄積される。すなわち、蓄積メモリ907中の領域906には逆拡散された受信信号が蓄積され、領域908には逆拡散前の受信信号が蓄積

される。

#### 【0116】

その後、演算順序決定部2は所望のタイミングでセクタ901、909を入力(2)側に、セクタ911を入力(1)側に切り替えた後、蓄積メモリ907中の領域908の受信データを読み出し、これをセクタ909、901を介して逆拡散部903に入力することにより、逆拡散した受信データ912をセクタ911を介して出力する。

#### 【0117】

また、セクタ910、セクタ911を入力(1)側に切り替えた後、蓄積メモリ907中領域906の逆拡散された受信データを読み出し、これをセクタ910、911を介して出力することにより、一旦、蓄積された逆拡散受信データを出力することができる。

#### 【0118】

第14の実施形態の受信装置によれば、蓄積メモリ906を2領域906、908に分割し、受信データの蓄積領域を逆拡散前用と逆拡散後用とに使い分けができるようにすることにより、演算順序の組み合わせの自由度を高めることができる。

#### 【0119】

(第15の実施形態)

図22は本発明の第15の実施形態における受信装置の要部の構成を示すブロック図である。受信装置は、セクタ1001、1004、1005、1009、1010、1011、演算順序決定部1002、逆拡散部1003、蓄積メモリ1007により構成され、図14に示した第14の実施形態とほぼ同様であるが、演算順序決定部1002の決定要因としてチャンネル1、2のパス情報とシンボルレート情報の入力を設けたところが異なるところである。

#### 【0120】

次に本実施形態の動作について説明する。演算順序決定部1002の演算順序の制御はチャンネルごとのシンボルレート情報や、パス情報により決定されるが、チャンネルによってシンボルレート、割り当てるフィンガ数は異なることがある。



具体的にはW-CDMA方式のDPCHとDSCHの組み合わせの場合等である。

#### 【0121】

ダイバーシティーハンドオーバーを行っているチャネル（DPCH）と、特定の基地局とのみとの通信を行うチャネル（DSCH）が存在するような場合で、フィンガ数が少なくシンボルレートが低いチャネルに関して、演算順序決定部1002は逆拡散後のシンボル蓄積を行う。すなわち、演算順序決定部1002はセクタ1001、1004をそれぞれ入力（1）を選択して出力するように切り替える。受信信号1000はセクタ1001を介して逆拡散部1003で逆拡散され、セクタ1004を介して蓄積メモリ1007中の領域1006に蓄積される。

#### 【0122】

一方、フィンガ数が多く、シンボルレートが高いチャネルの場合、演算順序決定部1002は逆拡散前の受信データを蓄積する。すなわち、演算順序決定部1002はセクタ1005を入力（2）側に切り替え、受信データ1000はセクタ1005を介してメモリ1007中の領域100に蓄積される。

#### 【0123】

第15の実施形態の受信装置によれば、フィンガ数やシンボルレートによって、蓄積順序を切り替えることで最適な蓄積メモリ1007の使用が可能としている。

#### 【0124】

（第16の実施形態）

図23は本発明の第16の実施形態における受信装置の構成を示すブロック図である。受信装置は、セクタ1101、1104、1105、1109、1111、1111、演算順序決定部1102、逆拡散部1103、蓄積メモリ1107により構成され、図21に示した第14の実施形態とはほぼ同様であるが、演算順序決定部1102の決定要因として再送指示信号の入力を設けたところが異なるところであり、第14の実施形態に対して、ハイブリッドARQ方式に適用

したのが本実施形態の特徴である。

#### 【0125】

次に本実施形態の動作について図24の動作タイミング図を参照して説明する。演算順序決定部1102がセレクタ1105を入力(2)側に切り替えると、受信データ1100はセレクタ1105を介して蓄積メモリ1107中の領域1108に蓄積される。その後、所望のタイミングで、演算順序決定部1102はセレクタ1101、1109を入力(2)側に切り替え、蓄積メモリ1107の領域1108からセレクタ1109を介して受信データを読み出し、これをセレクタ1101を介して逆拡散部1103に入力することにより逆拡散し、入力(1)側に切り替えられた1111を介して逆拡散を行ったデータ1112を出力する。この時、演算順序決定部1102はセレクタ1104を入力(1)側に切り替えて、逆拡散を行ったデータを1102として出力するだけでなく、セレクタ1104を介して蓄積メモリ1107の領域1106に蓄積する。

#### 【0126】

ここで、出力したシンボルよりエラーが判定された場合、再送指示信号が演算順序決定部1102に入力されるため、演算順序決定部1102はセレクタ1109、1111を入力(2)側にして、蓄積メモリ1107の領域1106に蓄積して保持したシンボルを読み出し、これを再送が行われたときに再送シンボルと加算する。

#### 【0127】

第16の実施形態の受信装置によれば、ハイブリッドARQ等の再送時のシンボルデータの保持を蓄積メモリ1107を用いて容易に行うことができる。

#### 【0128】

なお、上記した第1から第16の実施形態によれば、本発明の構成を半導体集積回路に実装することを念頭に置かれて考えられたもので、半導体回路における回路規模削減、ハードウェア処理の柔軟性を高めるために行われたものであり、各実施形態の回路構成は半導体集積回路として具現化されることになる。

#### 【0129】

(第17の実施形態)

図 25 は本発明の第 17 の実施形態における通信装置の構成を示すブロック図である。通信装置は、アンテナ 1200、RF（無線周波数）／IF（中間周波数）回路 1201、AD変換部 1202、受信装置 1203、復号／エラー訂正部 1204、レート検出部 1205、DA変換部 1206、送信部 1207、符号化部 1208、スピーカ 1210、表示装置 1211、マイク 1212、キーボード 1213を有している。ここで、受信装置 1203 は第 1 から第 16 の実施形態のいずれかの構成を有しているものとする。

#### 【0130】

次に本実施形態の動作について説明する。アンテナ 1200 により補足された RF 信号は RF／IF 回路 1201 より受信されて、中間周波信号になり、それが AD変換部 1202 に離散信号化されて、受信装置 1203 に入力される。受信装置 1203 では第 1 から第 16 の実施形態で説明した各種処理を行って復号データを生成し、この復号データが復号／エラー訂正部 1204 とレート検出回路 1205 に入力される。復号／エラー訂正部 1204 では受信復号データのエラー訂正などが行われると共に、音声信号、画像信号、電力制御信号、再送制御信号が分離される。音声信号はスピーカから 1210 から出力され、画像信号は表示装置 1211 により表示され、電力制御信号及び再送制御信号は受信装置 1203 にフィードバックされる。また、レート検出回路 1205 では復調データからシンボルレートが検出されて、受信装置 1203 にフィードバックされる。これら電力制御信号、再送制御信号及びシンボルレートは受信装置 1203 の制御要因として作用する。

#### 【0131】

受信装置 1203 は、既に第 1 から第 16 の実施形態で説明したように、電力制御信号、再送制御信号及びシンボルレートを用いて受信信号の蓄積を逆拡散前に行うか、逆拡散後に行うかの手順の切替えやそれに伴う演算順序の決定などを行う。

#### 【0132】

一方、マイク 1212 で集音された音声やキーボード 1213 から入力された情報は符号化部 1208 で符号化され、更に送信部 1207 により変調された後

、DA変換部1206によりアナログ信号化され、更にRF/IF回路1201で無線周波数になってアンテナ1200より送信される。

#### 【0133】

第17の実施形態の通信装置によれば、受信装置1203の回路規模が削減されるため、通信装置を小型化することができる。

#### 【0134】

(第18の実施形態)

図26は本発明の第18の実施形態における通信システムの構成を示すブロック図である。基地局1300と移動局1301の間で無線通信を行うが、基地局1300と移動局1301に図25で示した通信装置が搭載され、対となって使用される。

#### 【0135】

移動局1301の通信装置にはシンボルレート、通信チャネル、ハンドオーバー情報等が基地局1300より報知されるため、移動局1301はこられ報知情報をもとに受信信号のメモリへの蓄積方法を切り替えることができる。また、基地局1300の通信装置にはシンボルレート、通信チャネル、ハンドオーバー情報等が移動局1301より報知されるため、基地局1300はこられ報知情報をもとに受信信号のメモリへの蓄積方法を切り替えることができる。

#### 【0136】

第18の実施形態の通信システムによれば、第17の実施形態の通信装置を対として基地局1300と移動局1301で用いることにより、通信装置に搭載されている第1から第16の実施形態で示した受信装置を生かして、実際の通信システムに用いることができる。

#### 【0137】

##### 【発明の効果】

本発明によれば、非同期検波対象の受信データを逆拡散前の受信データで蓄積するか或いは、逆拡散後の受信データで蓄積するのかを各種の要因に応じて切り替えることによって蓄積メモリの使用効率を高めることができ、これにより、蓄積メモリの削減を図り、逆拡散処理の処理タイミング自由度を高めることができ

る。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態における受信装置の要部の構成を示すブロック図

【図 2】

本発明の第 1 の実施形態における受信装置の要部の構成を示すブロック図

【図 3】

本発明の第 2 の実施形態における受信装置の要部の構成を示すブロック図

【図 4】

本発明の第 3 の実施形態における受信装置の要部の構成を示すブロック図

【図 5】

本発明の第 4 の実施形態における受信装置の要部の構成を示すブロック図

【図 6】

本発明の第 5 の実施形態における受信装置の構成を示すブロック図

【図 7】

本発明の第 5 の実施形態における逆拡散後の状態で受信データを蓄積した場合の動作を示すタイミング図

【図 8】

本発明の第 6 の実施形態における受信装置の構成を示すブロック図

【図 9】

本発明の第 6 の実施形態における逆拡散後の状態で受信データを蓄積した場合の動作を示すタイミング図

【図 10】

本発明の第 7 の実施形態における受信装置の構成を示すブロック図

【図 11】

本発明の第 7 の実施形態における逆拡散後の状態で受信データを蓄積した場合の動作を示すタイミング図

【図 12】

本発明の第 8 の実施形態における受信装置の構成を示すブロック図

**【図 13】**

本発明の第 8 の実施形態における逆拡散後の状態で受信データを蓄積した場合の動作を示すタイミング図

**【図 14】**

本発明の第 9 の実施形態における受信装置の構成を示すブロック図

**【図 15】**

本発明の第 10 の実施形態における受信装置の構成を示す図

**【図 16】**

本発明の第 11 の実施形態における受信装置の構成を示す図

**【図 17】**

本発明の第 11 の実施形態における逆拡散後の状態で受信データを蓄積した場合の動作を示すタイミング図

**【図 18】**

本発明の第 12 の実施形態における受信装置の構成を示すブロック図

**【図 19】**

本発明の第 11 の実施形態における逆拡散後の状態で受信データを蓄積した場合の動作を示すタイミング図

**【図 20】**

本発明の第 13 の実施形態における受信装置の構成を示すブロック図

**【図 21】**

本発明の第 14 の実施形態における受信装置の要部の構成を示すブロック図

**【図 22】**

本発明の第 15 の実施形態における受信装置の要部の構成を示すブロック図

**【図 23】**

本発明の第 16 の実施形態における受信装置の構成を示すブロック図

**【図 24】**

本発明の第 16 の実施形態における逆拡散後の状態で受信データを蓄積した場合の動作を示すタイミング図

**【図 25】**

本発明の第 17 の実施形態における通信装置の構成を示すブロック図

【図 26】

本発明の第 18 の実施形態における通信システムの構成を示すブロック図

【図 27】

本発明の第 6 の実施形態における受信装置のメモリ削減効果を示す表図

【図 28】

従来の受信装置における逆拡散、同期検波回路の構成例を示すブロック図

【図 29】

従来の内挿補間同期検波の動作を説明する動作タイミング図

【図 30】

従来の受信装置の構成を示すブロック図

【符号の説明】

2、21、31、41、902、1002、1102 演算順序決定部

3、5、7、22、24、26、32、34、36、42、44、46、102、104、107、111、114、202、302、402、502、602、901、904、905、909、910、911、1001、1004、1005、1009、1010、1011、1101、1104、1105、1109、1110、1111 セレクタ

4、23、33、43、105、112、903、1003、1103 逆拡散部

6、25、35、45、103、203、303、403、503、604、702、802、907、1007、1107 蓄積メモリ

101、201、301、401、501、601、1202 AD変換部

106、113 位相推定部

108、115 同期検波部

109、116 重み付け部

110、117、218、233、314、324、409、413、417、507、510、511、609、613、616、708、711、725、808、811、824 フィンガユニット

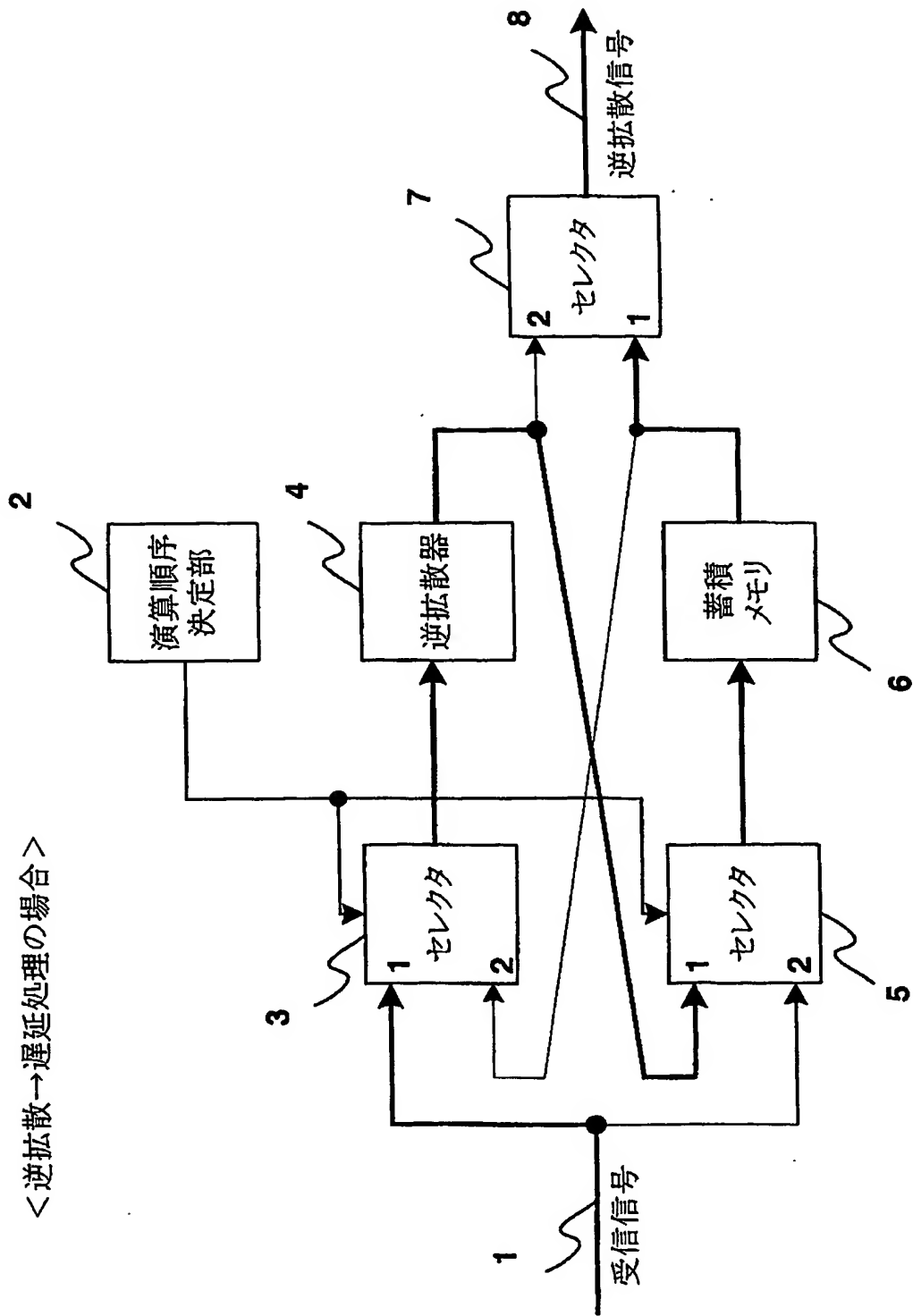
118、234、236、325、418 レイク合成部  
209、214、224、229、310、320 チャネルユニット  
512、615 逆拡散／同期検波／重み付け／레이크合成部  
705、805 タイミング生成部  
927 アドレス、タイミング演算手順記憶装置  
1200 アンテナ  
1201 RF／IF回路  
1203 受信装置  
1204 復号／エラー訂正部  
1205 レート検出部  
1206 DA変換部  
1207 送信部  
1208 符号化部  
1209 通信装置  
1300 基地局  
1301 移動局



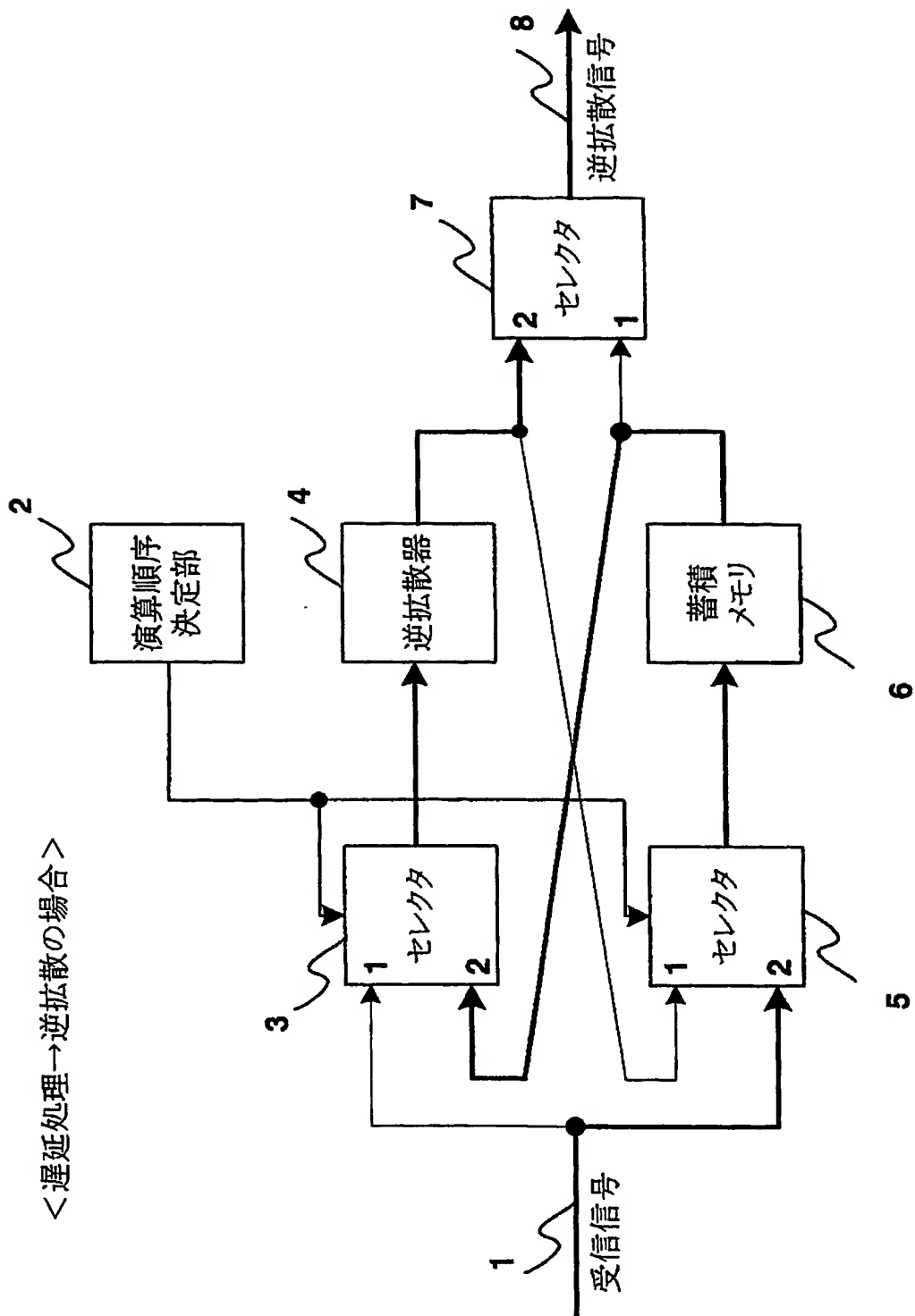
【書類名】

図面

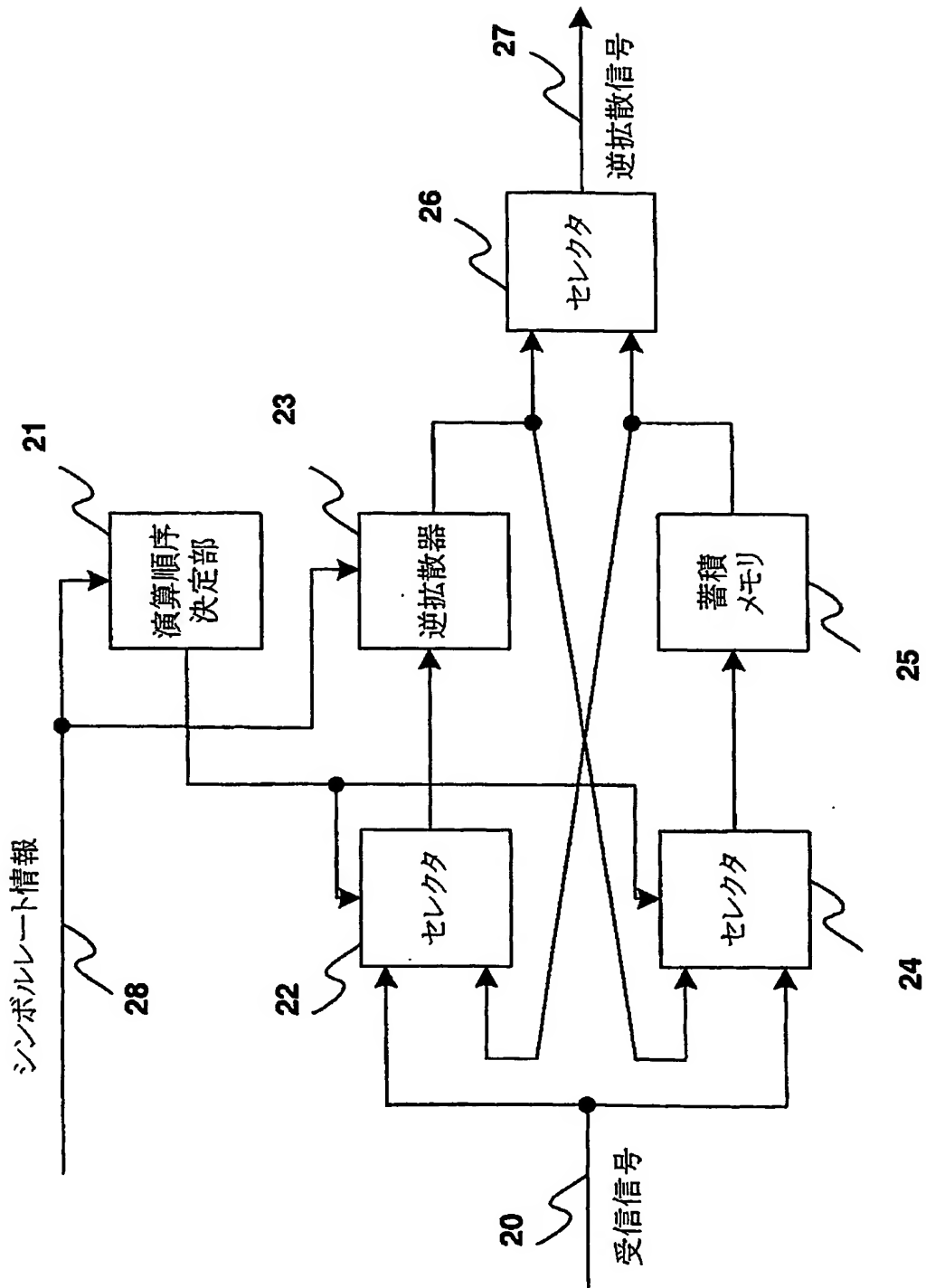
【図 1】



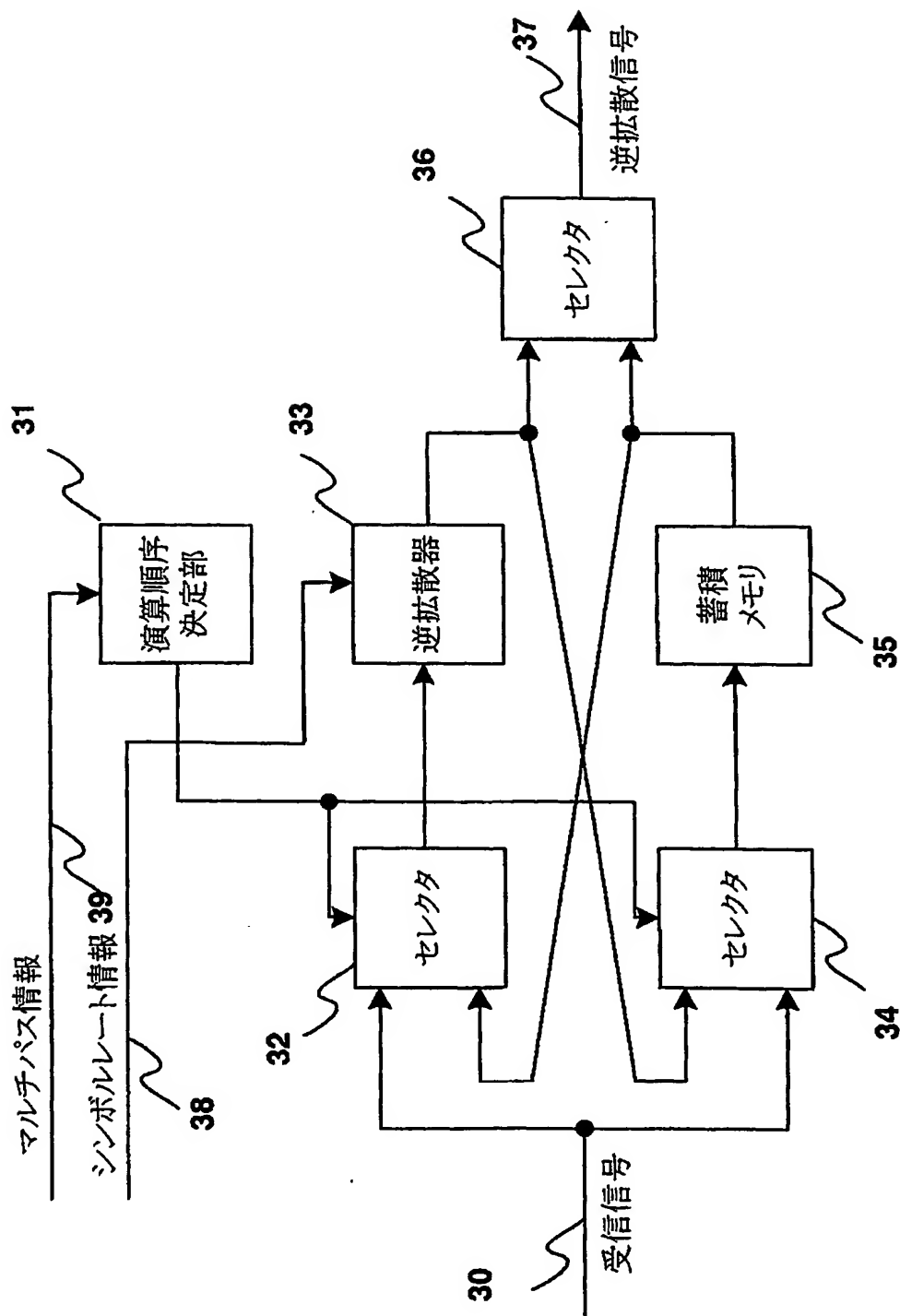
【図 2】



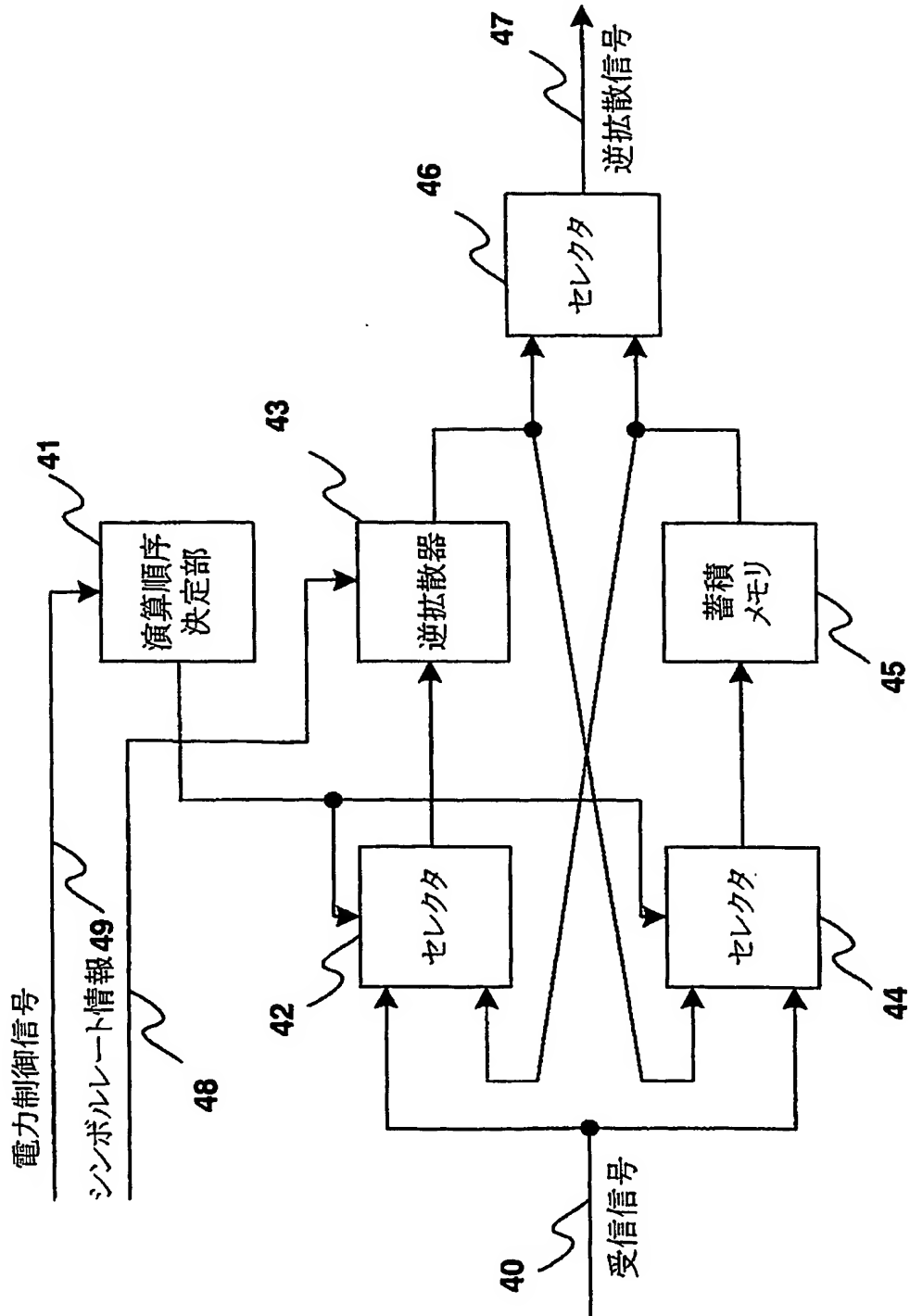
【図 3】



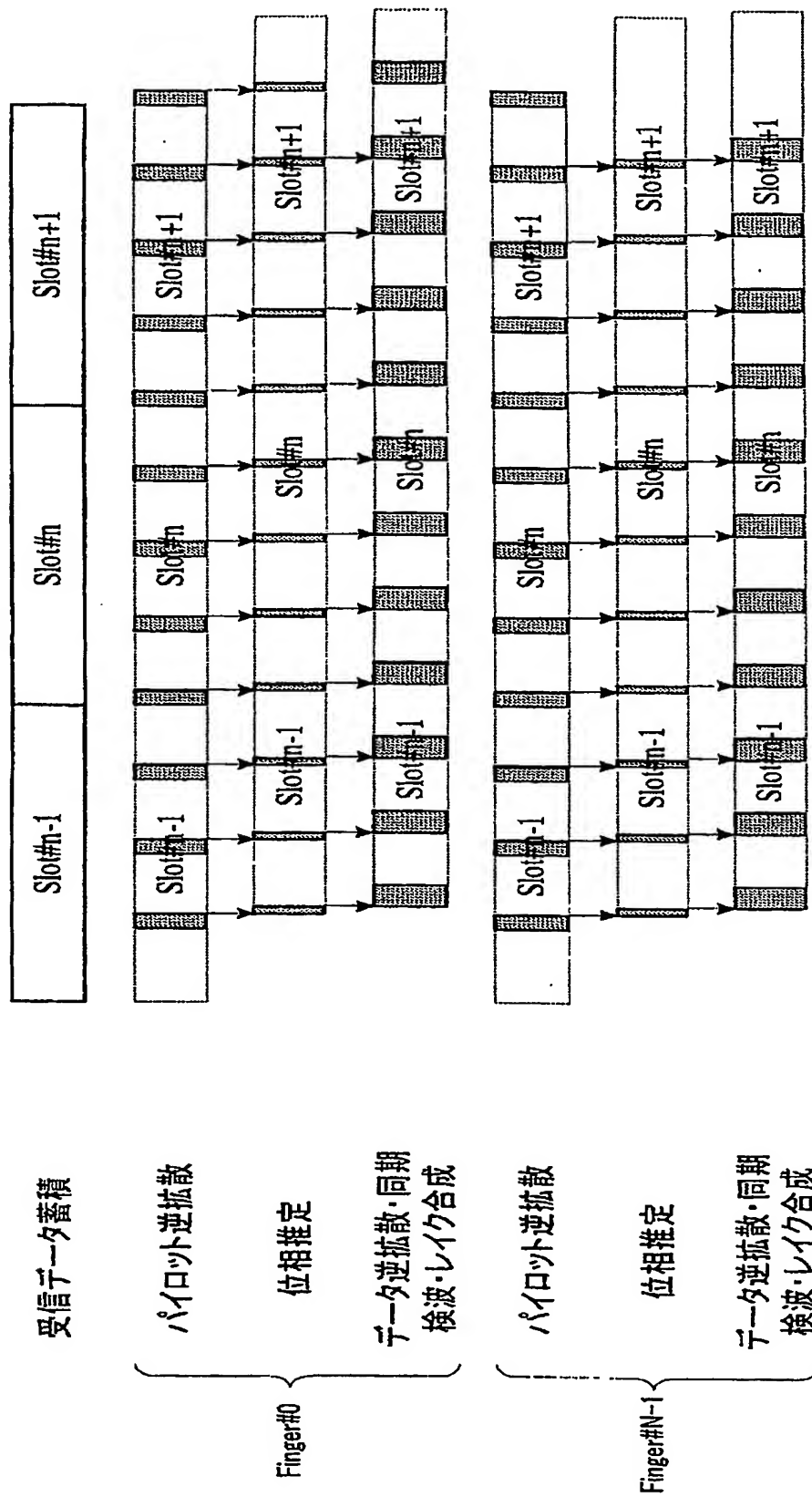
【図4】



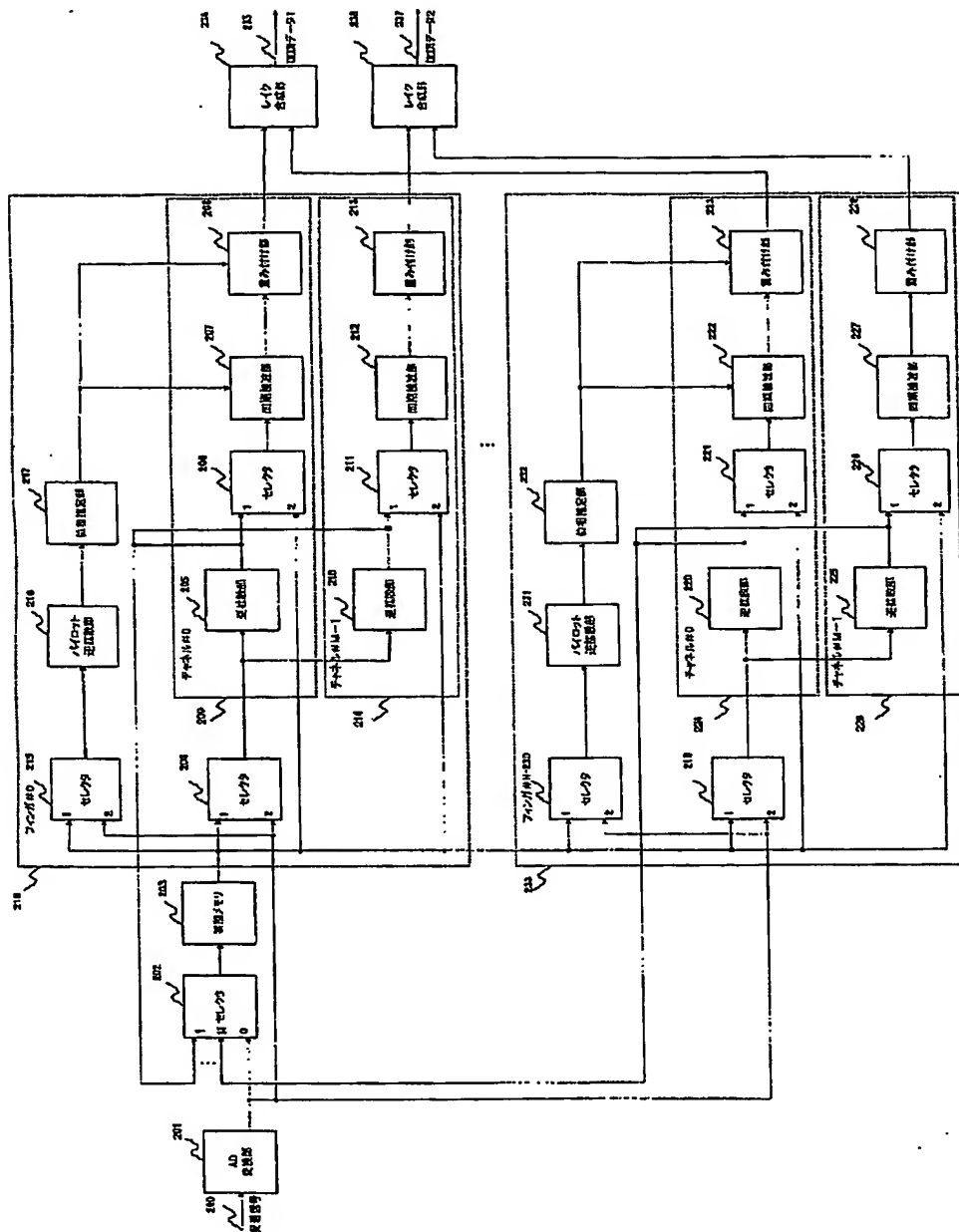
【図 5】





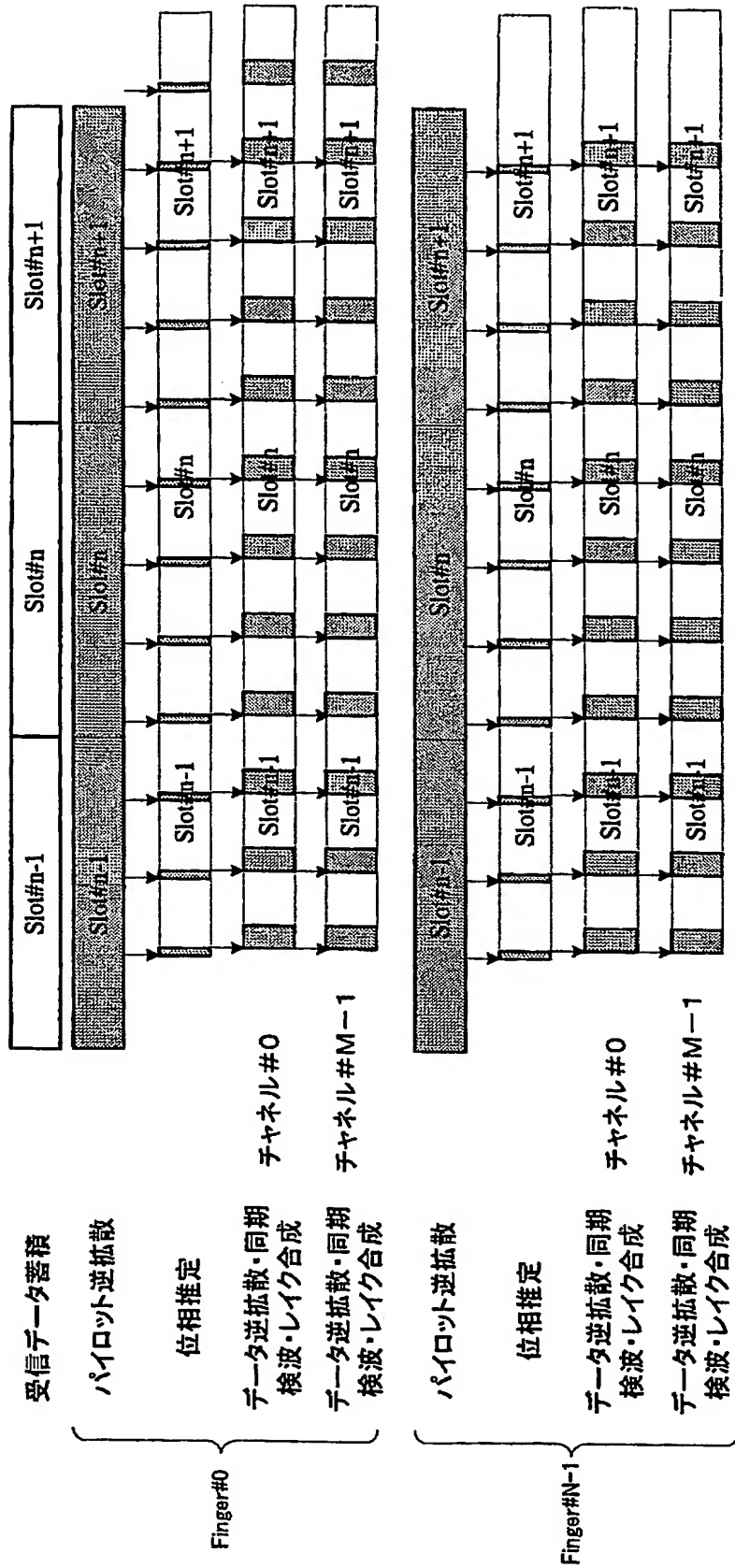


【図8】



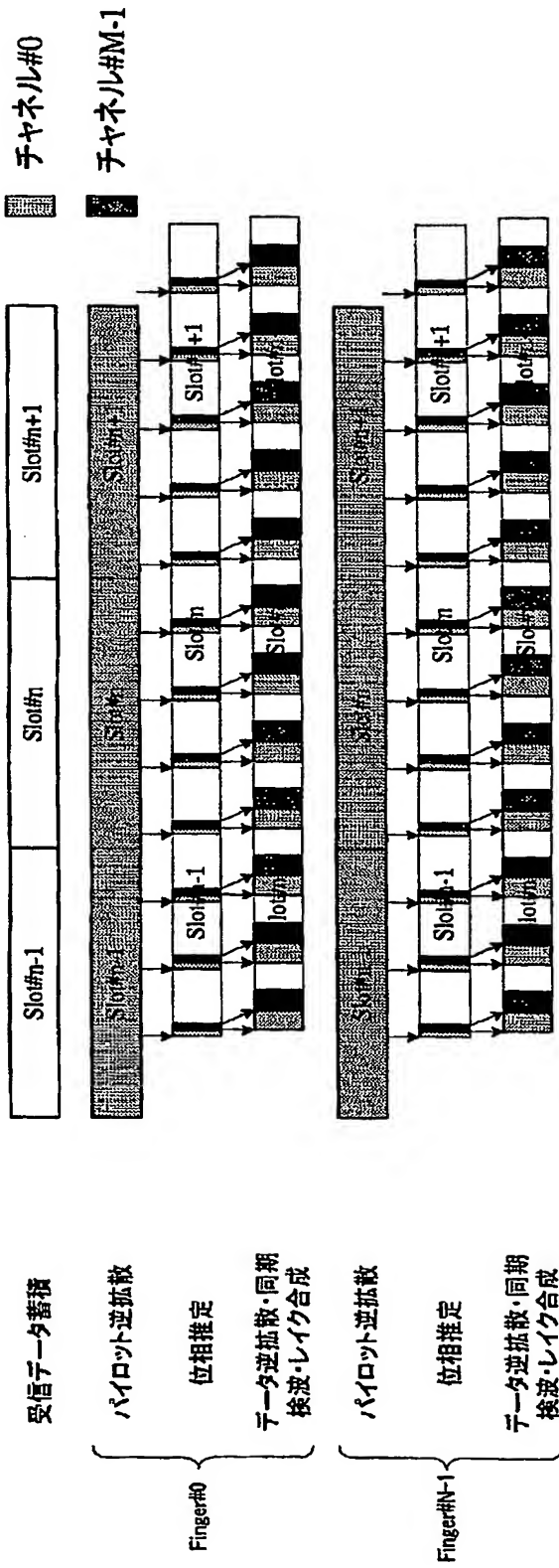
【図9】



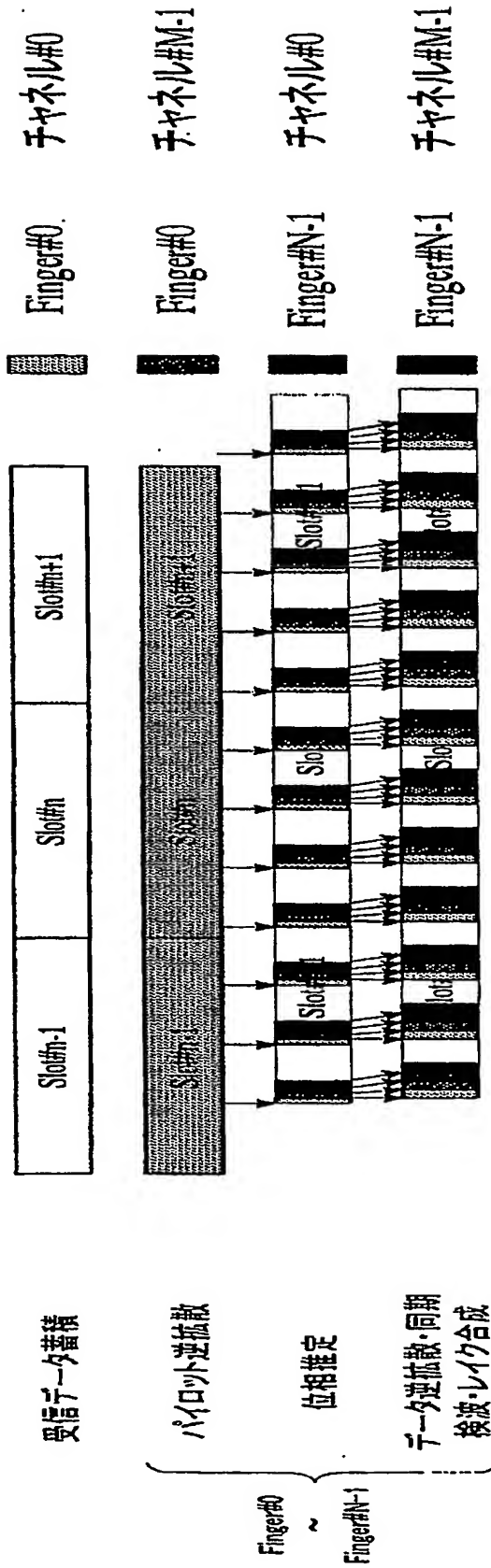




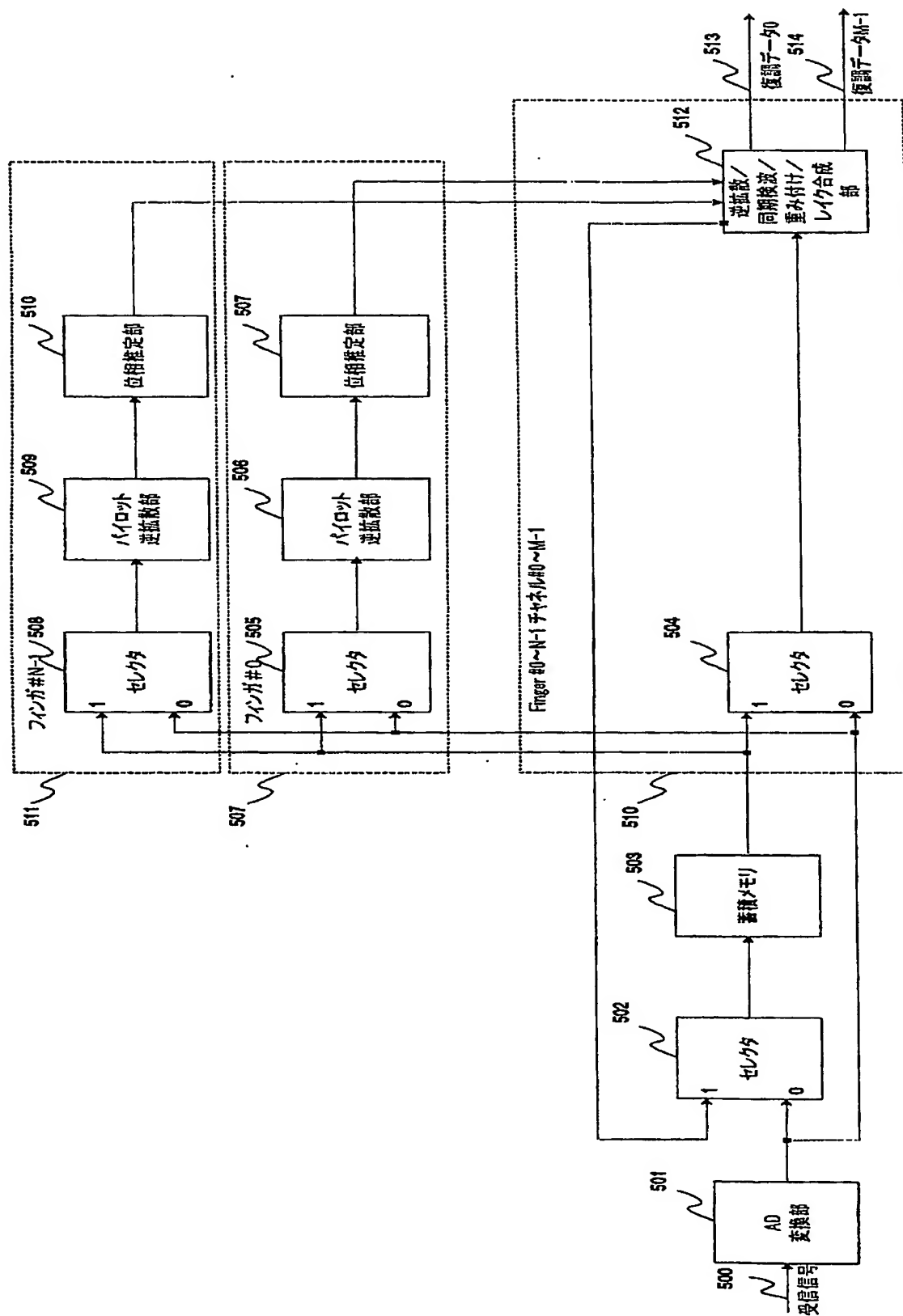
【図11】



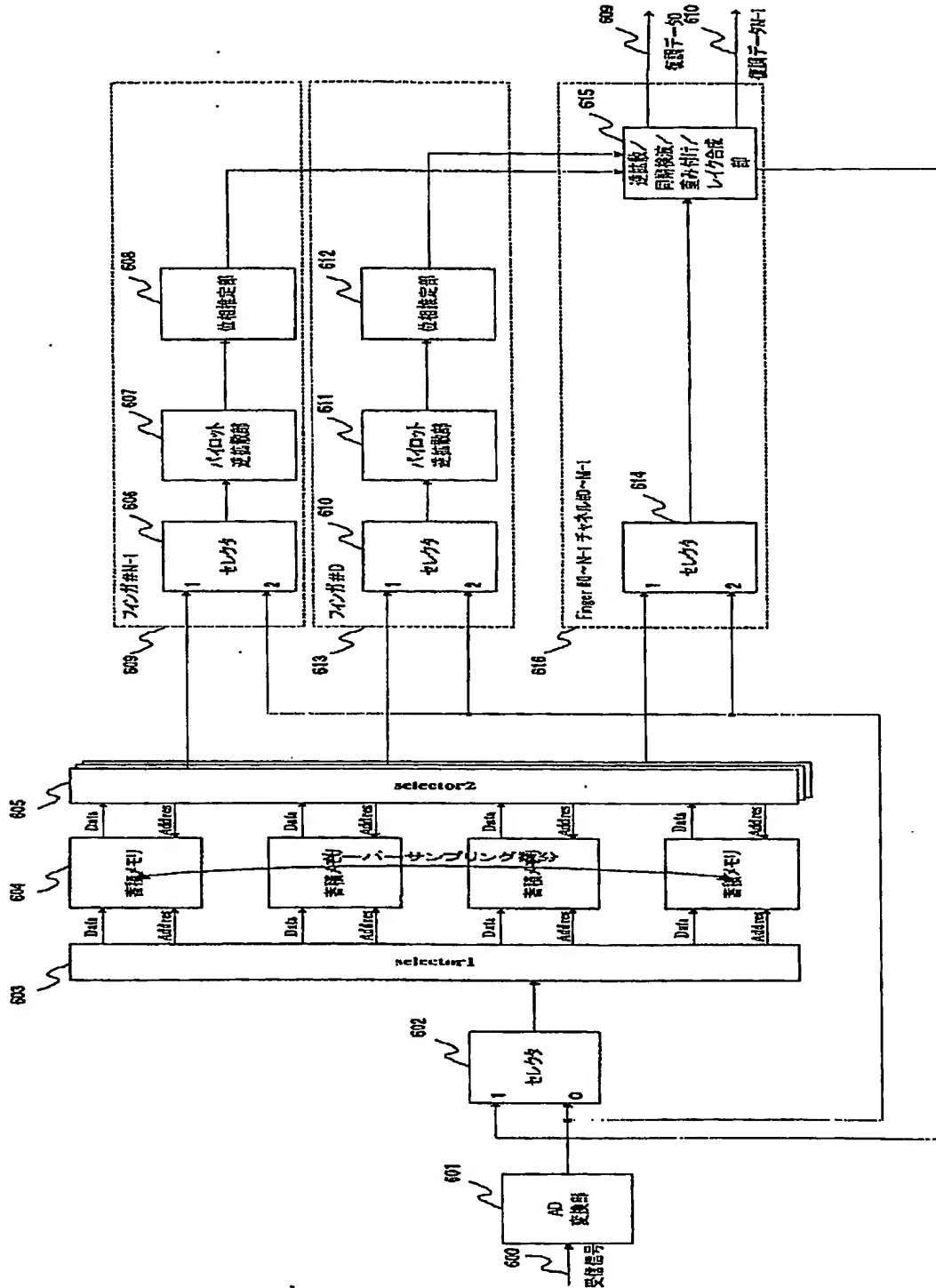




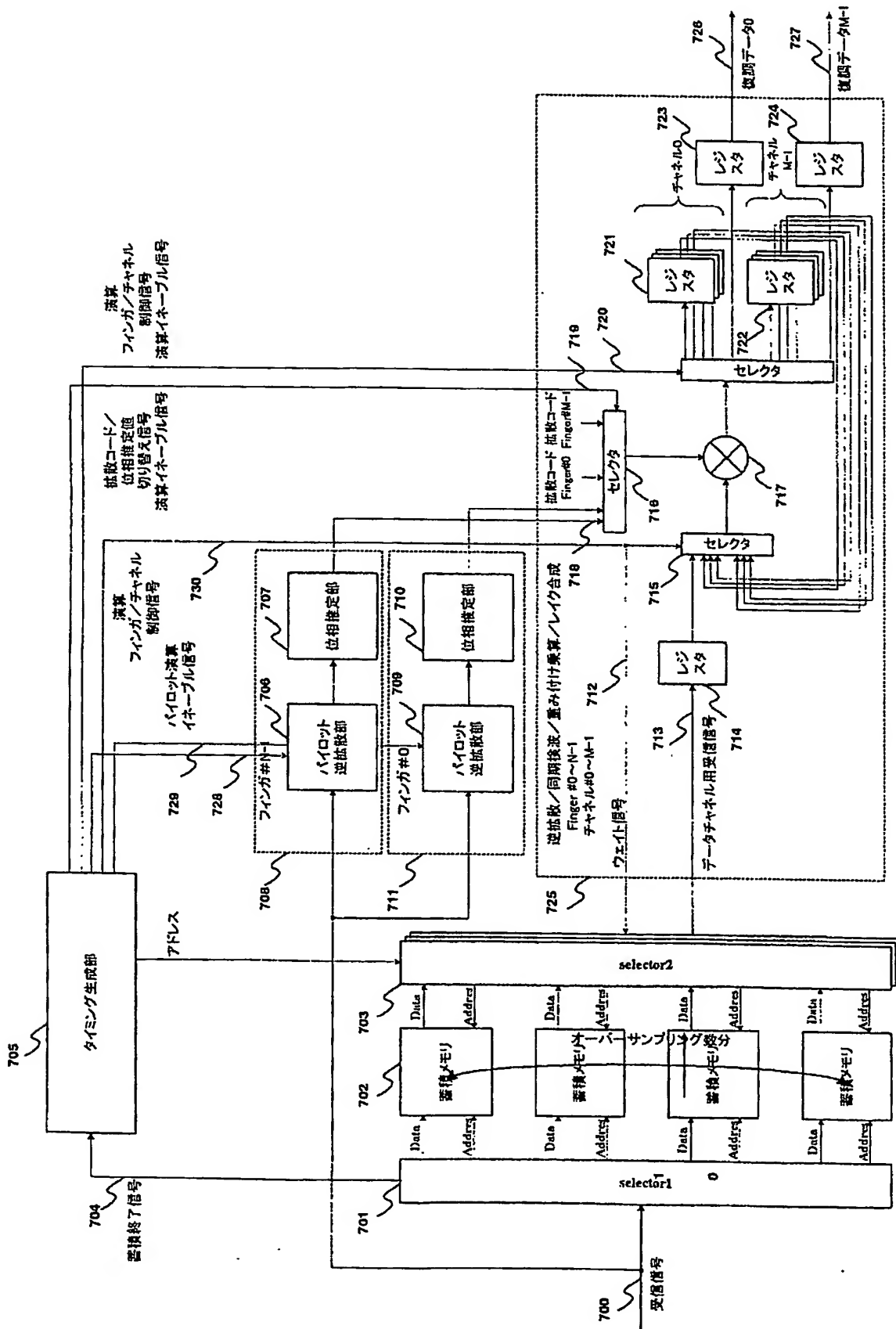
【図14】



【図15】

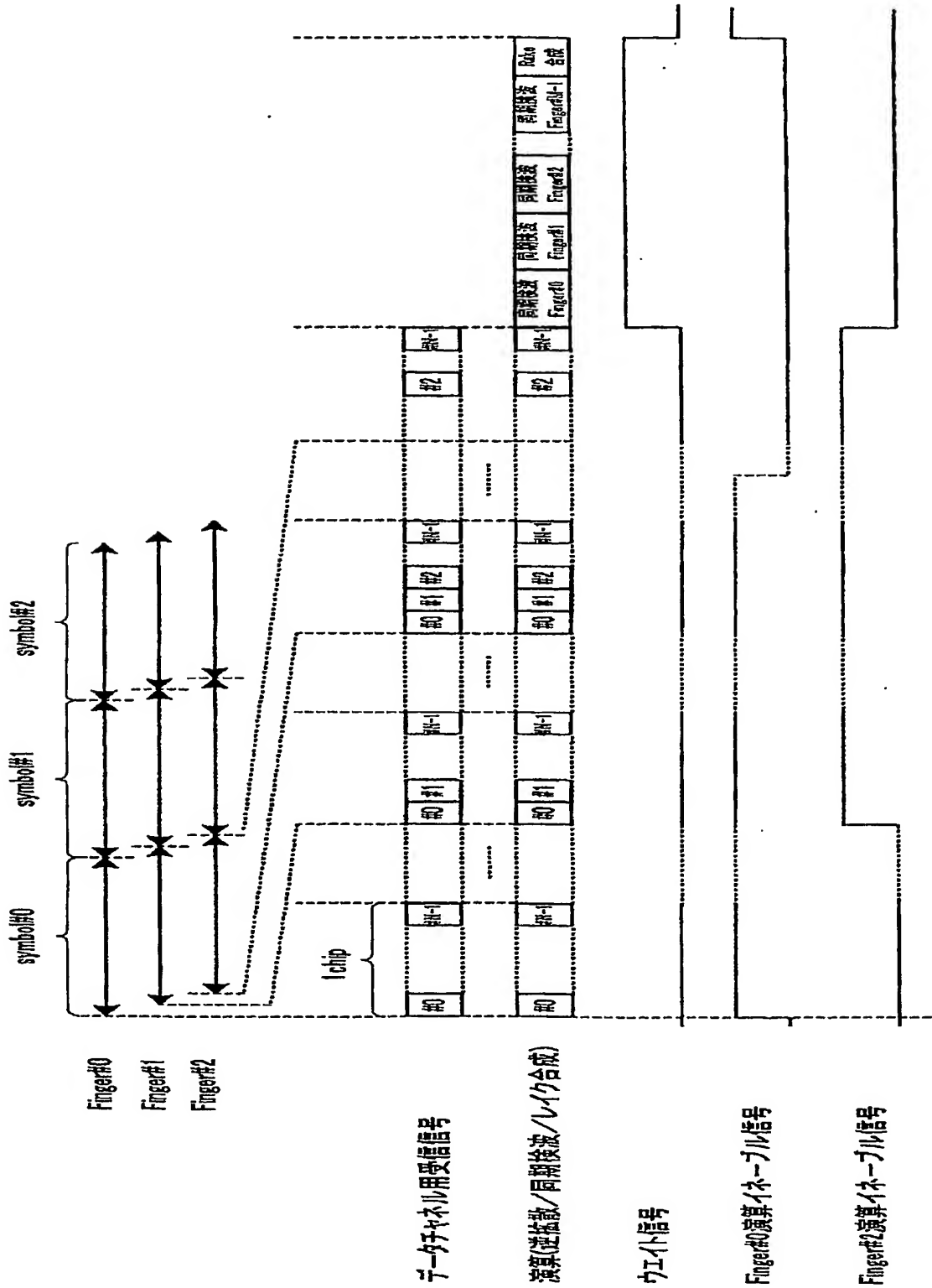


【図16】



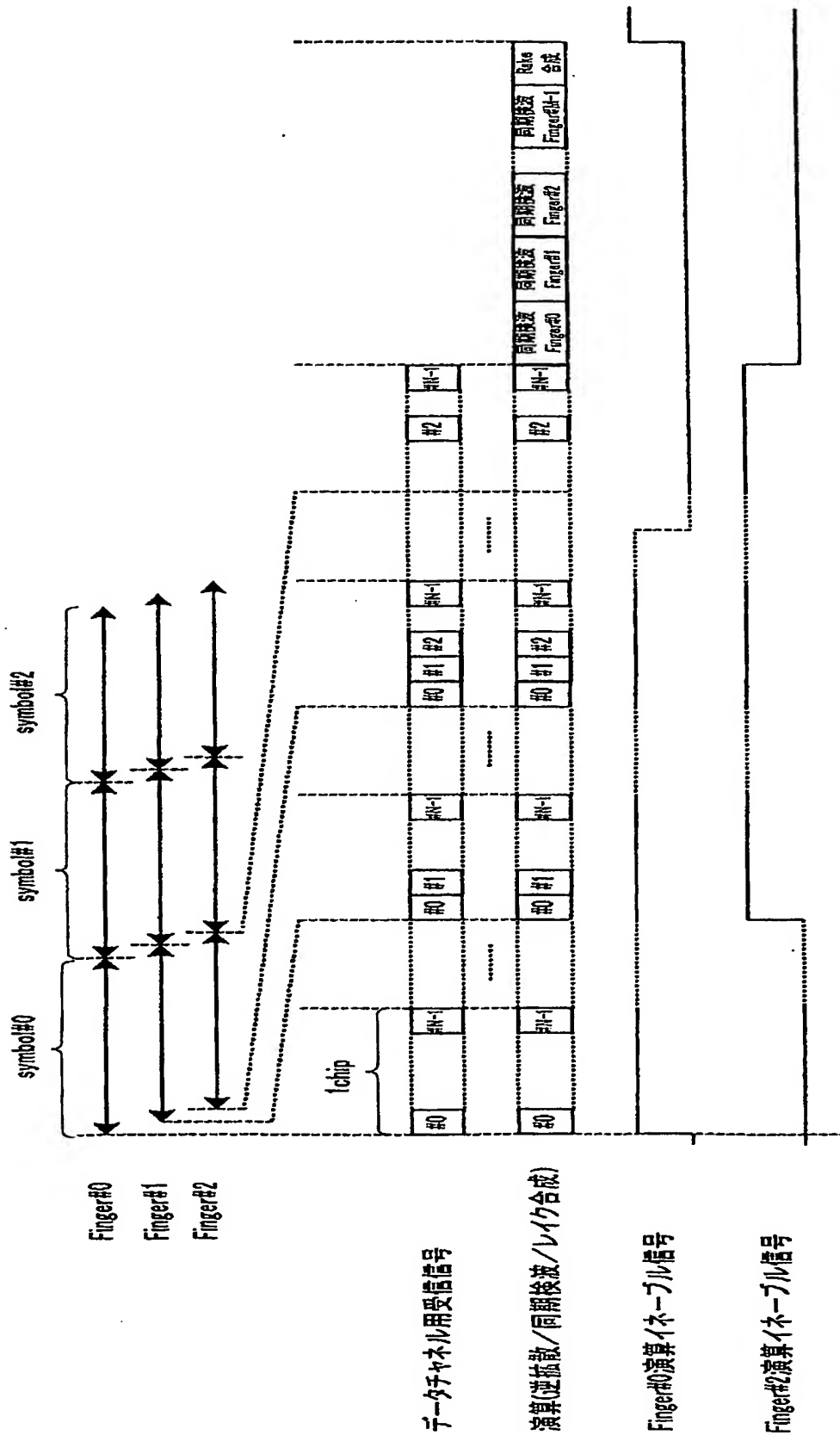


【図17】

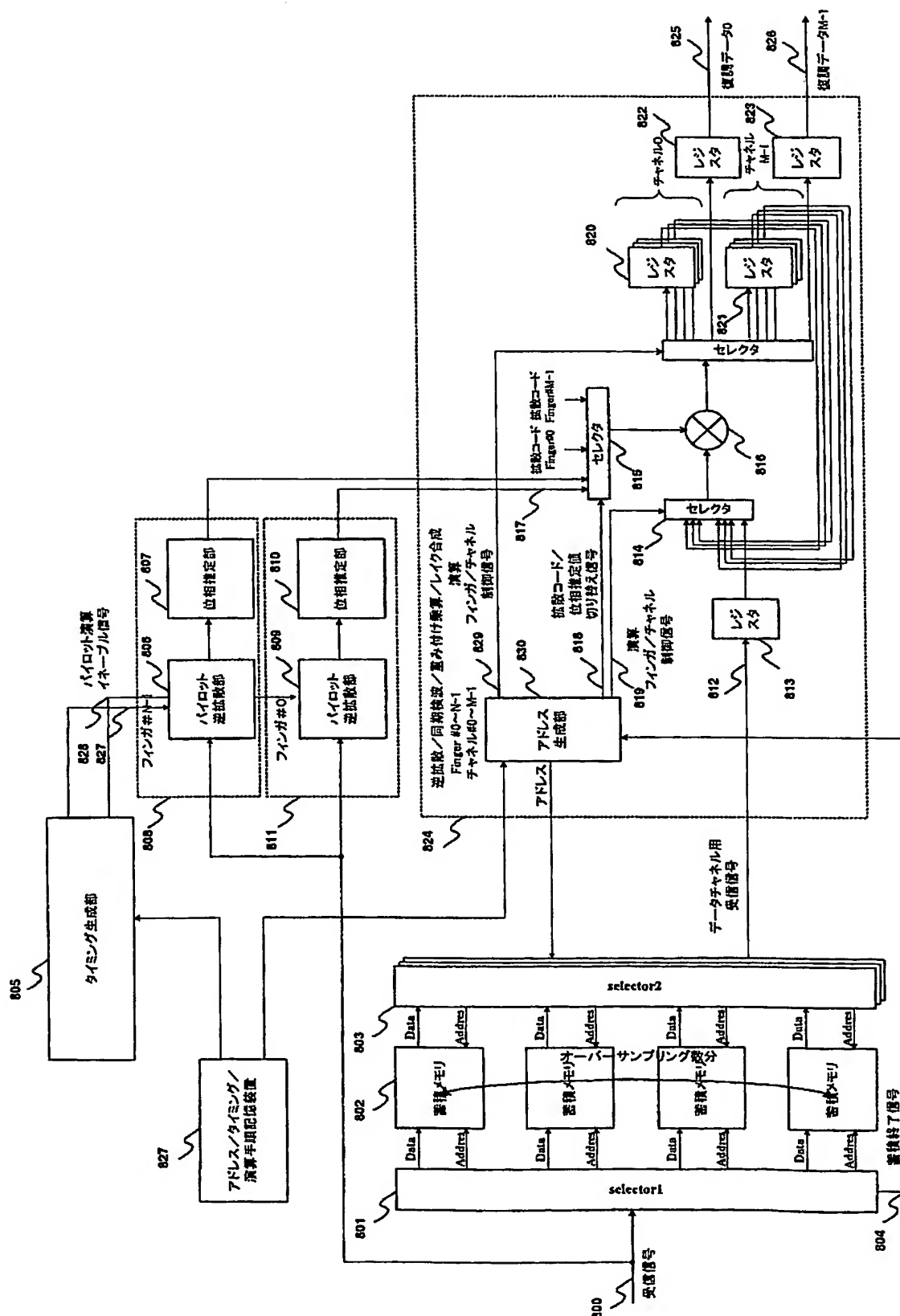




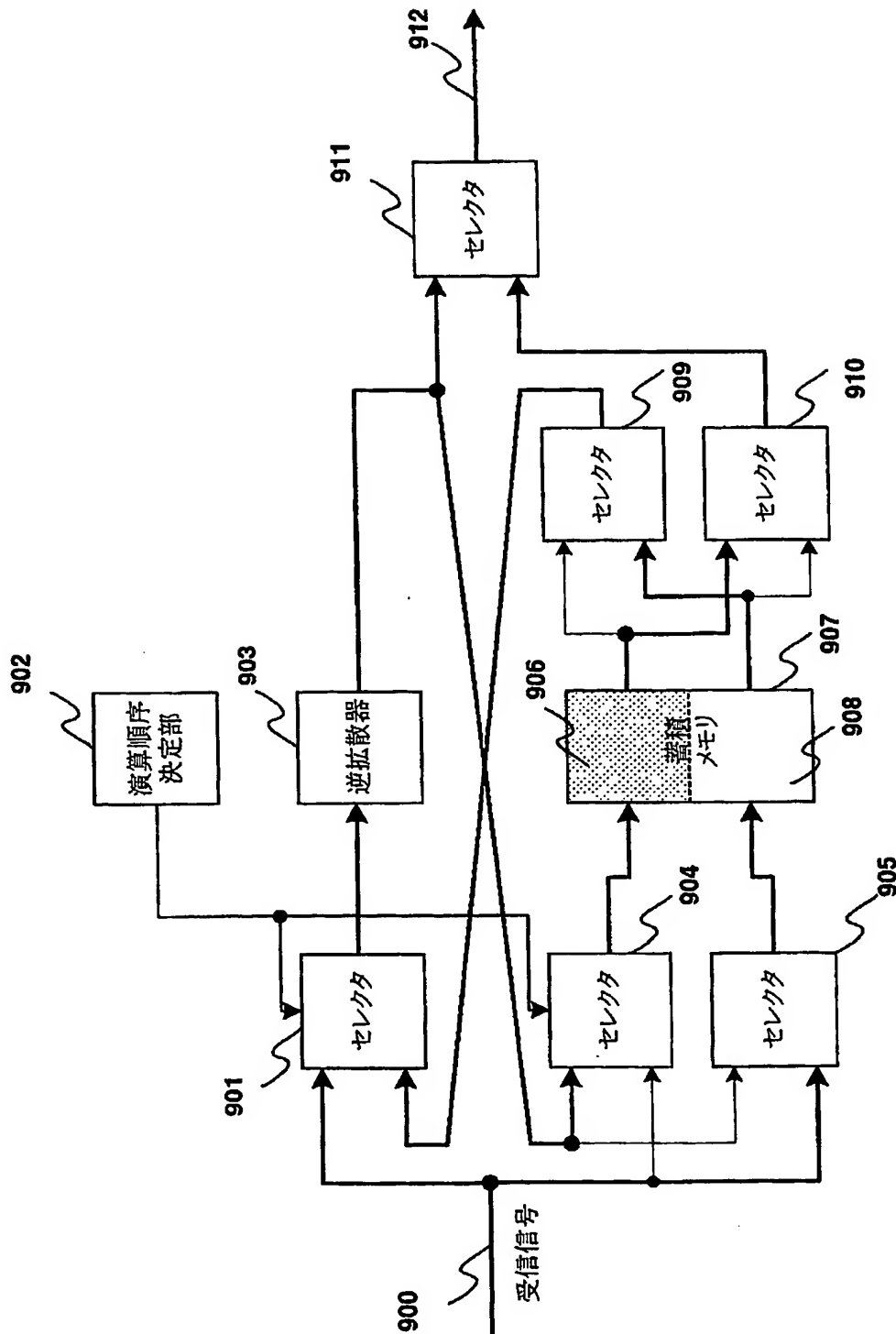
【図19】



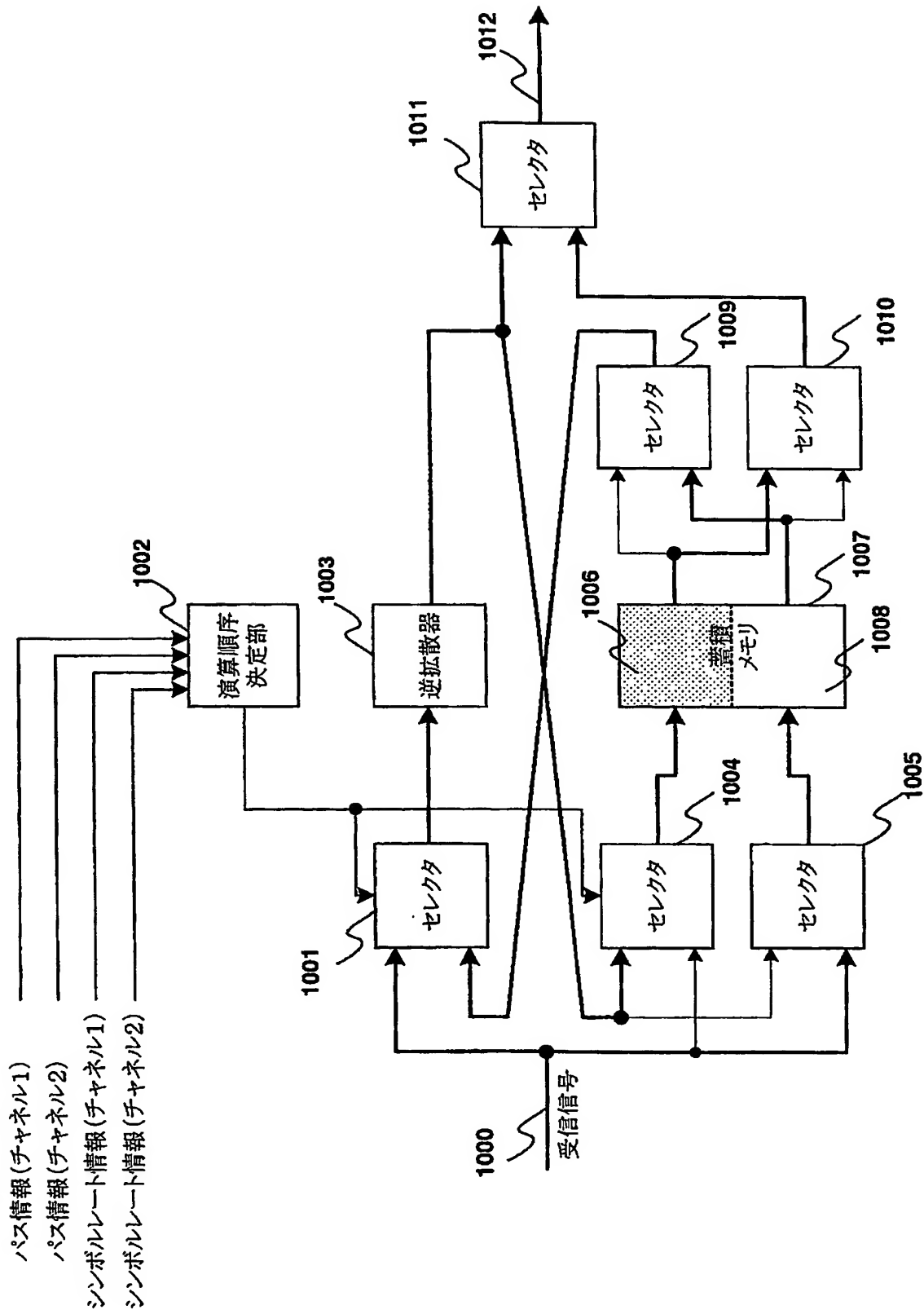
【圖 20】



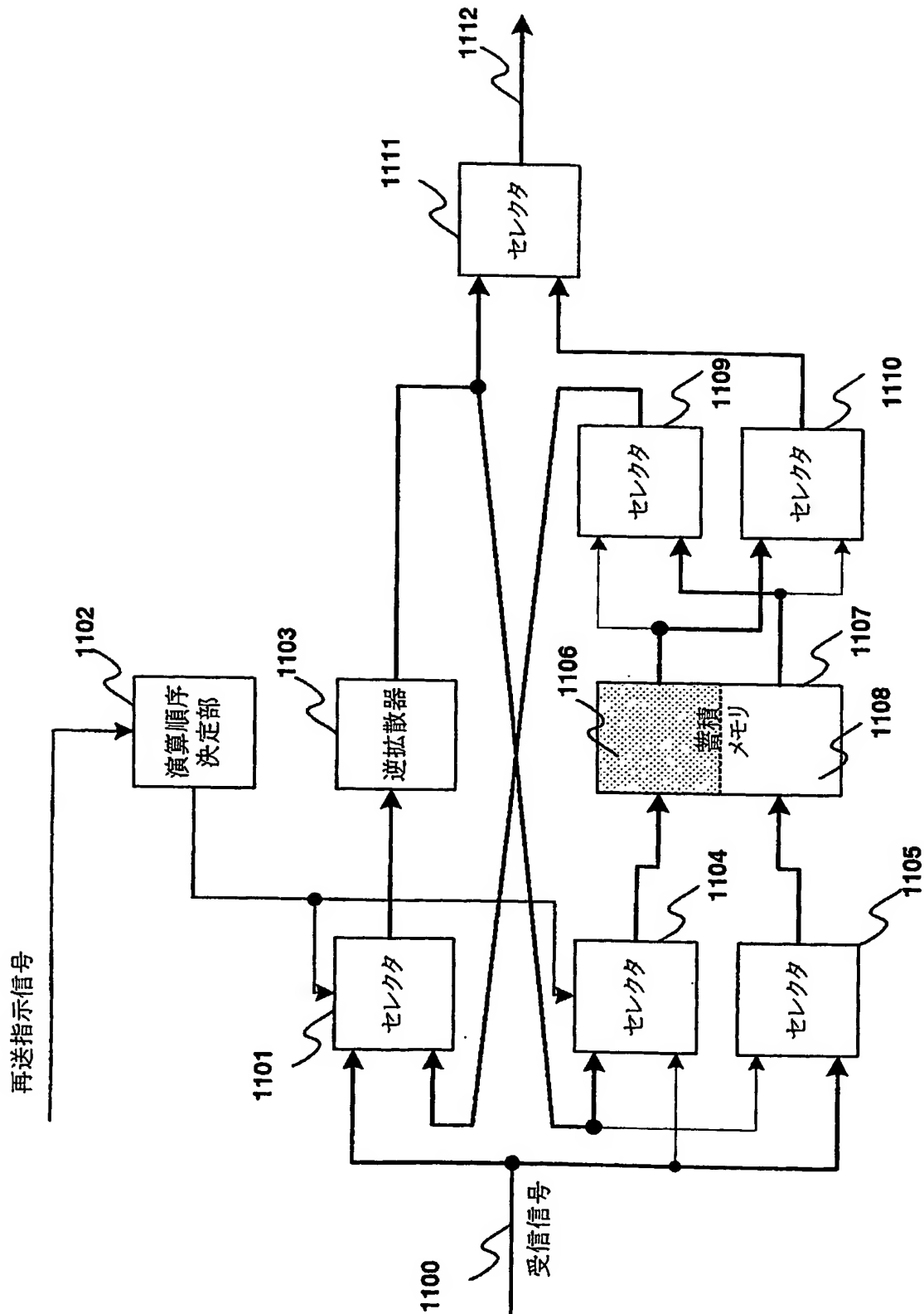
【図 21】



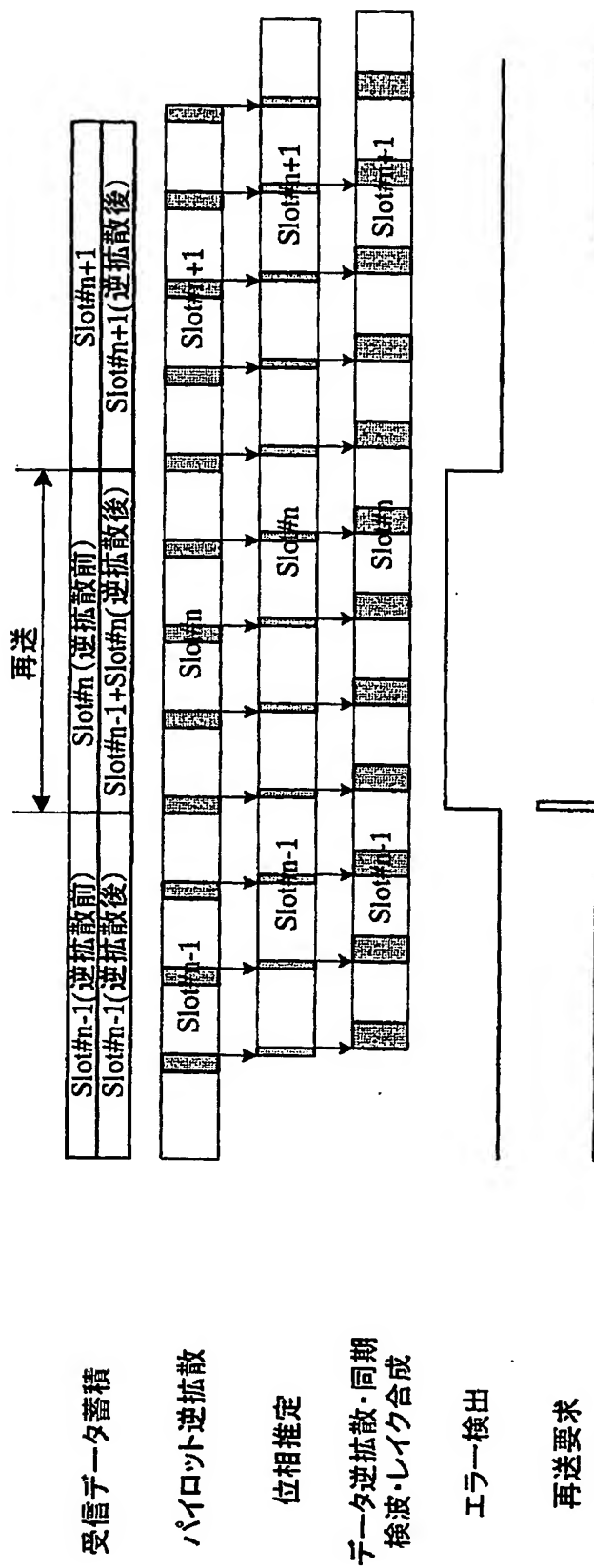
【図 22】



【図 23】

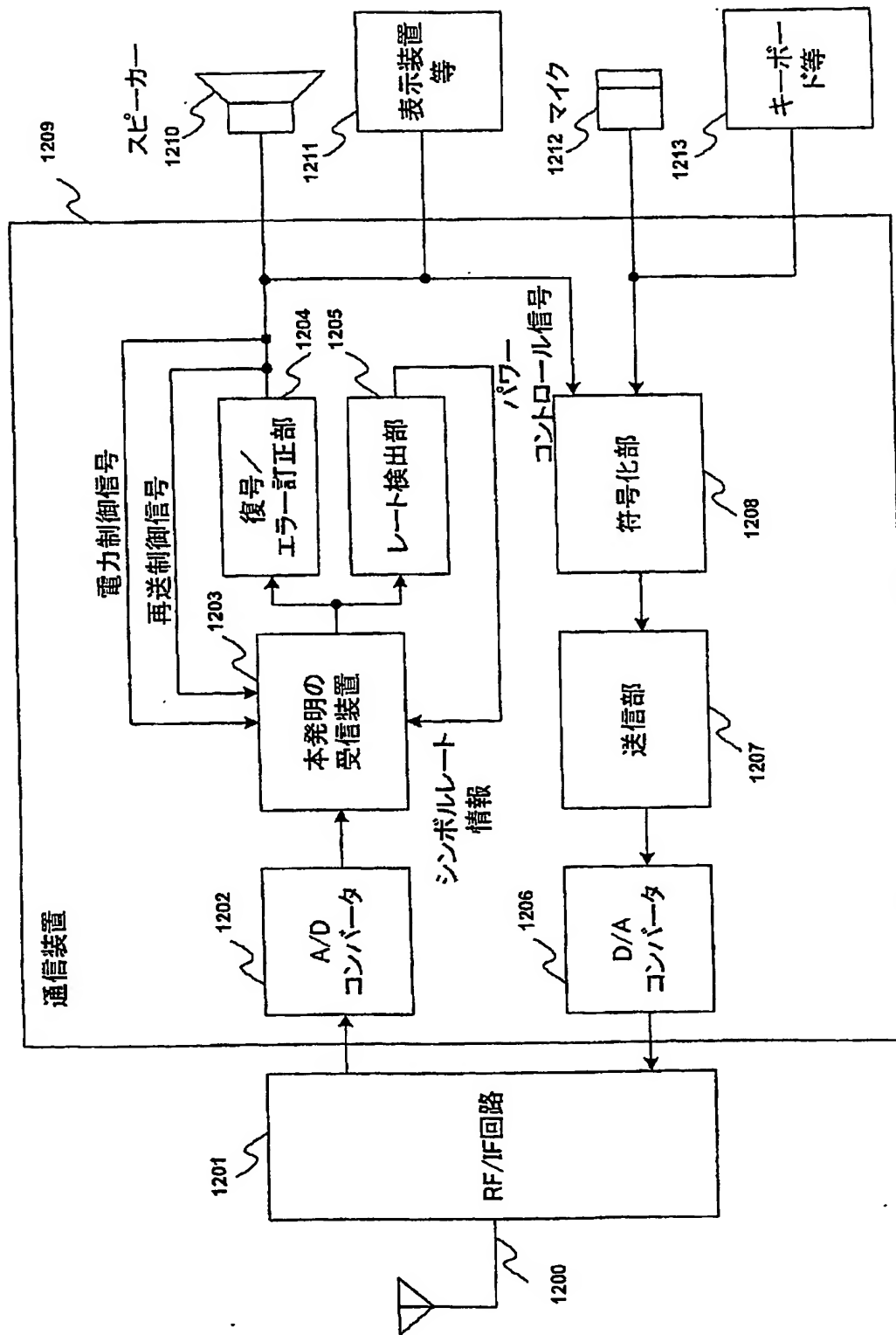


【図 24】

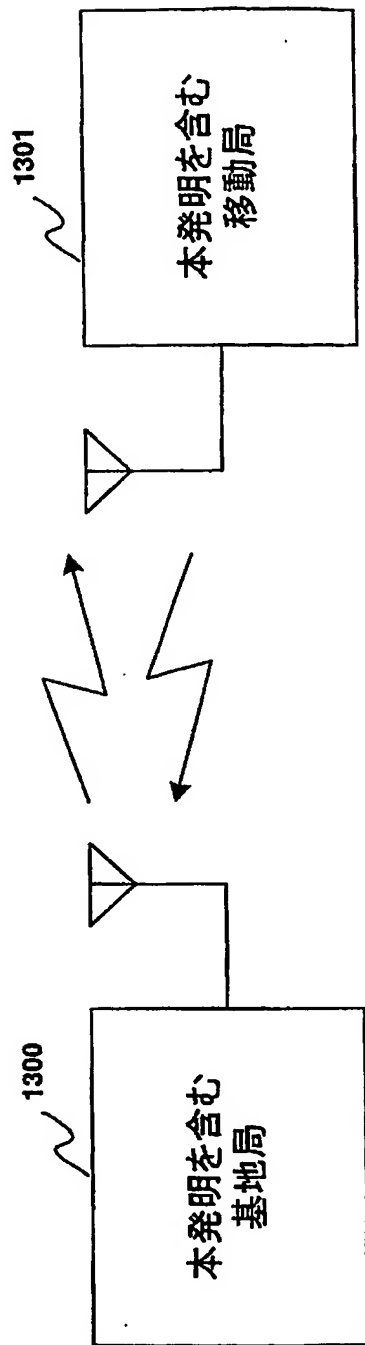




【図 25】



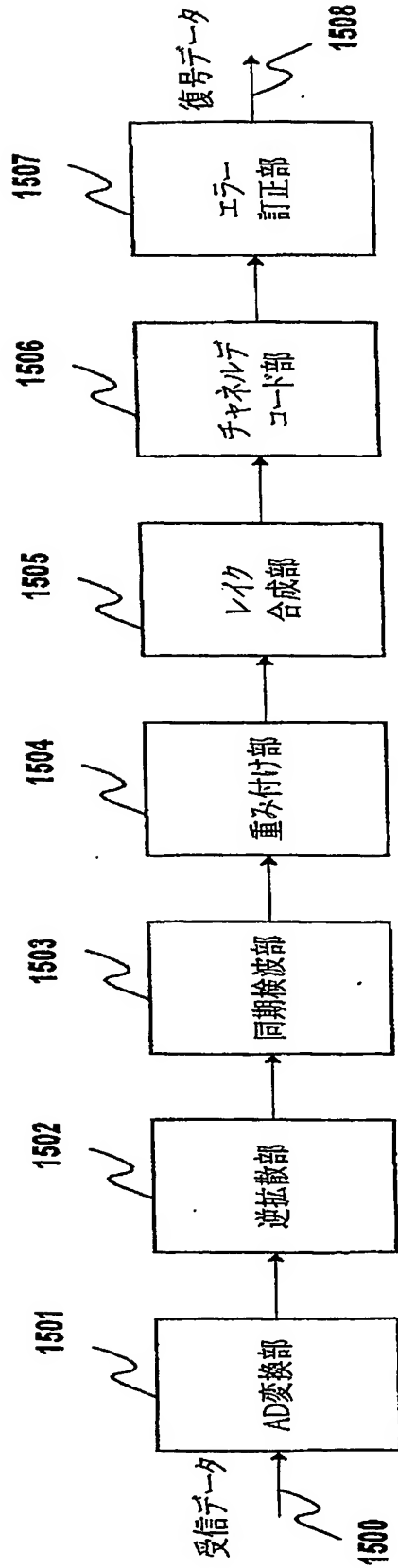
【図 26】



【図 27】

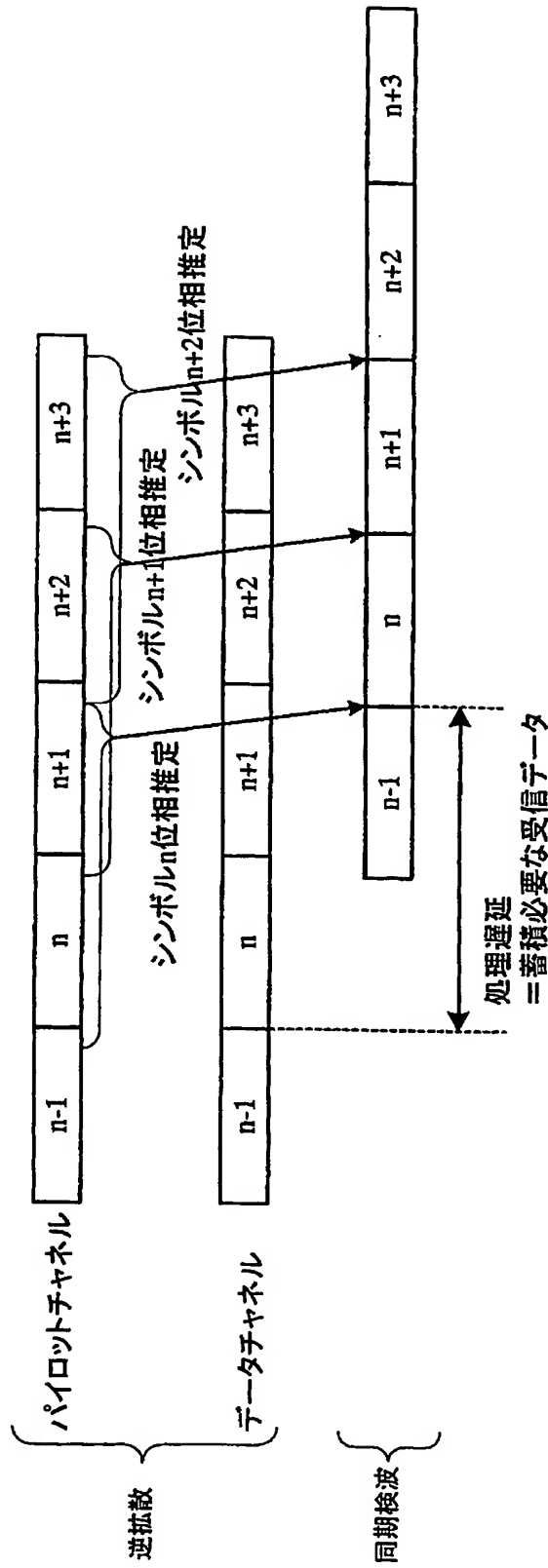
<p>&lt;条件&gt;</p> <ul style="list-style-type: none"> <li>・W-CDMA方式</li> <li>・チャネル数15</li> <li>・受信データビット数6</li> <li>・フィンガパス数12</li> <li>・蓄積時間1スロット</li> <li>・拡散率4</li> </ul>		
	逆拡散後シンボルパツファの場合	受信データパツファの場合
メモリ総ビット数	$  \begin{aligned}  &6(\text{入力bit数}) \\  &\times 5(\text{逆拡散による振幅増加率}) \\  &\times 12(\text{フィンガパス数}) \\  &\times (2560/16)(\text{スロット内シンボル数}) \\  &\times 15(\text{チャネル数}) \\  &\times 2(\text{IQ}) \\  &= 144000 \text{ビット}  \end{aligned}  $	$  \begin{aligned}  &6(\text{入力bit数}) \\  &\times (2560 \times 4)(\text{スロット内サンプル数}) \\  &\times 2(\text{IQ}) \\  &= 122880 \text{ビット}  \end{aligned}  $

【図 28】

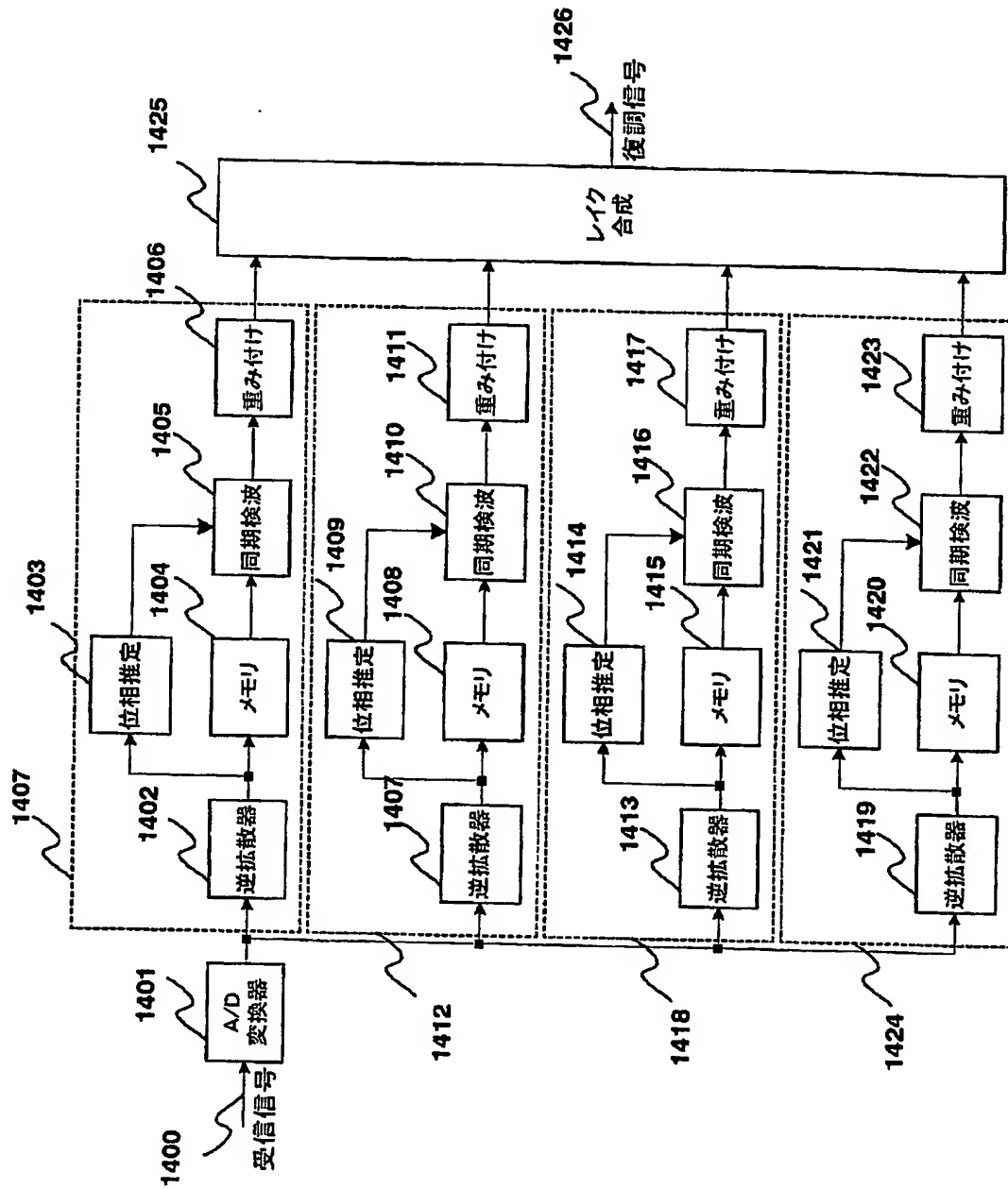


【図 29】

内挿補間同期検波



【図 30】



【書類名】 要約書

【要約】

【課題】 多数のチャネルを同時に受信する際に、逆拡散前の受信データで蓄積するか或いは逆拡散後のシンボルデータで蓄積するのかを各種の要因に応じて切り替えることができ、それにより蓄積メモリの削減を図り、逆拡散処理の処理タイミング自由度を高める。

【解決手段】 演算順序決定部 2、セレクタ 3、5、7、逆拡散部 4、蓄積メモリ 6 を備え、多チャネルの受信データを受信する際に、演算順序決定部 2 によりセレクタ 3、5 の入力を 2 側に切り替えて、受信データを逆拡散後のシンボルデータで蓄積メモリ 6 に蓄積するのではなく、逆拡散前の受信データで蓄積することにより、蓄積メモリ 6 の削減を図り、逆拡散処理の処理タイミング自由度を高めることができる。

【選択図】 図 1

特願 2 0 0 3 - 1 6 5 3 0 8

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社